

④

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-139745

(43) 公開日 平成9年(1997)5月27日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28		9466-5K	H 0 4 L 11/20	D
12/26			H 0 4 Q 3/00	
H 0 4 Q 3/00		9466-5K	H 0 4 L 11/12	

審査請求 未請求 請求項の数12 O L (全 27 頁)

(21) 出願番号	特願平8-181810	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成8年(1996)7月11日	(72) 発明者	加川 敦 神奈川県横浜市港北区新横浜3丁目9番18号 富士通コミュニケーション・システムズ株式会社内
(31) 優先権主張番号	特願平7-232535	(72) 発明者	小原 豊 神奈川県横浜市港北区新横浜3丁目9番18号 富士通コミュニケーション・システムズ株式会社内
(32) 優先日	平7(1995)9月11日	(74) 代理人	弁理士 穂坂 和雄 (外2名)
(33) 優先権主張国	日本 (J P)		最終頁に続く

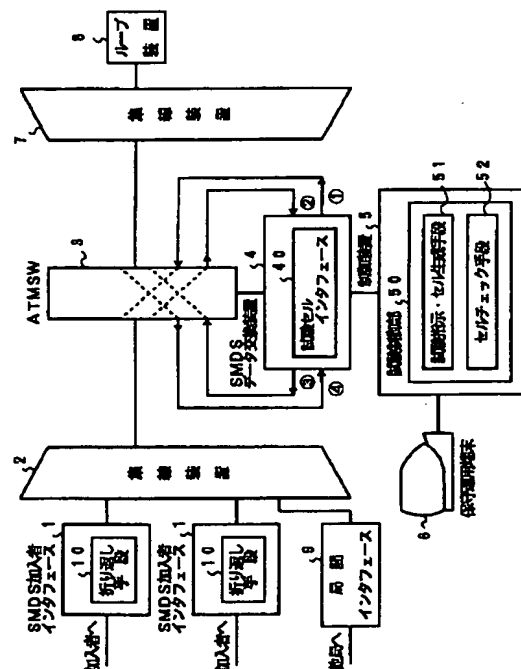
## (54) 【発明の名称】 S M D S 伝送路試験装置

## (57) 【要約】

【課題】本発明は S M D S 伝送路試験装置に関し、試験器等を設置することなく保守者に負担を欠けることなく簡単な方法で短時間で ATM スイッチにより交換を行う ATM 交換機内部の S M D S 伝送路の試験を行うことを目的とする。

【解決手段】 S M D S データ交換装置に試験セルの入出力を可能とする試験セル用インタフェースを設け、ATM 交換機の制御装置は、対象となる伝送路を指定する宛先情報を含む試験セルの情報を生成する手段を備える。S M D S データ交換装置は、制御装置からのセル情報を用いて試験セルを作成し、S M D S 伝送路の試験区間開始端から挿入し、試験区間終端から抽出し、該抽出した試験セルを前記制御装置に通知して、チェックを行うことで該 S M D S 伝送路の正常性の確認を行うよう構成する。

本発明の基本構成図



## 【特許請求の範囲】

【請求項 1】 ATMスイッチを介して接続する SMD S データ交換装置を備え、SMD S データ交換装置を通して SMD S 伝送路を形成できる ATM 交換機における SMD S 伝送路試験装置であって、SMD S データ交換装置に制御装置の指示により試験セルを作成して伝送路に入出力する試験セルインタフェースを設け、前記 ATM 交換機の制御装置は、試験の対象となるセルの宛先情報と共に試験セルのペイロードを前記 SMD S データ交換装置に供給して試験の指示を発生する試験制御部を備え、前記 SMD S データ交換装置の試験セルインタフェースは、前記制御装置からの指示により試験セルを作成して前記 SMD S 伝送路の試験区間開始端から挿入、試験区間終端から抽出し、該抽出した試験セルを前記制御装置に通知することを特徴とする SMD S 伝送路試験装置。

【請求項 2】 前記 ATM 交換機の制御装置は、上記 SMD S データ交換装置に対し、試験セルの送出に先立って試験セルの情報を予め通知することで、該 SMD S データ交換装置が該試験セルを認識・抽出できるように構成したことを特徴とする請求項 1 記載の SMD S 伝送路試験装置。

【請求項 3】 前記 ATM 交換機の制御装置は、試験対象の加入者が接続する加入者インタフェースに対し交換機側の折り返しループを形成する指示を発生し、前記 SMD S データ交換装置から送出された試験セルは加入者インタフェースで折り返されて SMD S データ交換装置の前記試験セルインタフェースで抽出するように構成したことを特徴とする請求項 1 または 2 に記載の SMD S 伝送路試験装置。

【請求項 4】 前記制御装置は、試験対象の加入者の宛先の電話番号を試験セルに設定することにより、ATM 交換機内の SMD S 伝送路の試験を行う経路を決定して該経路上の試験区間に対して試験を行うように構成した請求項 1 ～ 3 の何れかに記載の SMD S 伝送路試験装置。

【請求項 5】 前記制御装置は、特定の電話番号及び特定の試験パターンを試験セルに設定してユーザセルと区別することにより、SMD S 伝送路の稼働中のまま SMD S 伝送路試験を行えるように構成した請求項 1 ～ 4 のいずれかに記載の SMD S 伝送路試験装置。

【請求項 6】 前記制御装置は、試験対象となる 2 つの加入者電話番号を指定すると共に、各加入者が接続する加入者インタフェースに折り返しループを形成することにより、2 つの加入者間を結ぶ ATM 交換機内の SMD S 伝送路の往路・復路の試験を行うように構成した請求項 1 ～ 5 のいずれかに記載の SMD S 伝送路試験装置。

【請求項 7】 前記制御装置は、試験対象となる 1 つの加入者電話番号と他局電話番号を指定することで、加入者と他局間を結ぶ ATM 交換機内の SMD S 伝送路の往

路・復路の試験を行うように構成した請求項 1 ～ 4 のいずれかに記載の SMD S 伝送路試験装置。

【請求項 8】 試験セルに他局電話番号のみを指定することで、局間（中継）を結ぶ ATM 交換機内の SMD S 伝送路の往路・復路の試験を行うよう構成した請求項 1 ～ 4 のいずれかに記載の SMD S 伝送路試験装置。

【請求項 9】 SMD S 伝送路の試験を、交換機を管理・制御する保守運用端末からの指令により行うように構成した請求項 1 ～ 7 の何れかに記載の SMD S 伝送路試験装置。

【請求項 10】 SMD S 伝送路の試験を指定された時間に定期的に登録済の伝送路全てに対して自動的に行うように構成した請求項 1 ～ 7 のいずれかに記載の SMD S 伝送路試験装置。

【請求項 11】 SMD S 伝送路の試験を伝送路の障害等を契機に自動的に行うように構成した請求項 1 ～ 7 の何れかに記載の SMD S 伝送路試験装置。

【請求項 12】 SMD S 伝送路の試験で障害が判明すると、該障害を持つ伝送路を切り離すように構成した請求項 11 記載の SMD S 伝送路試験装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は SMD S 伝送路試験装置に関する。北米で主に推進されている高速データ交換サービスに SMD S (Switched Multi-megabit Data Service) がある。近年、デジタル交換方式、特に広帯域 ISDN (B-ISDN) のように ATM (Asynchronous Transfer Mode: 非同期転送モード) 伝送方式を用いて、音声・データ及び動画像等のトラヒック特性の異なる各種の情報を交換する ATM 交換機が普及し始めている。ATM 交換機の普及にともない、ATM 交換機を介して SMD S サービスの提供を求めるユーザが主に北米で増えている。ATM 交換機を介して SMD S サービスを提供するためには、交換機内の伝送路の正常性を確認する機能が必要となる。当然、より早期の障害の発見・修復が要求される。

【0002】本発明はこの ATM 交換機内の SMD S 伝送路の障害の早期発見に有効な試験方法及び試験装置を提供するものである。

## 【0003】

【従来の技術】ATM 交換機はまだ市場に出始めたばかりであり、SMD S 伝送路のデータを ATM スイッチを用いて交換を行う交換機の例も少ない。

【0004】図 16 は ATM スイッチを介して SMD S サービスを提供する ATM 交換機の構成図である。図 16 において、90a、90b は SMD S 加入者 A、加入者 B、91a、91b は加入者インタフェース (DS3 で表示: 45Mbps の伝送路用)、91c は低速の SMD S 加入者用の加入者インタフェース (DS1 で表示: 1.5Mbps の伝送路用)、92 は加入者インタ

## 3

フェース (DS3) を集線する 0 系と 1 系に二重化された集線装置、93 は加入者インタフェース (DS1) を集線する二重化された集線装置、94 は複数の集線装置 93 を集線する二重化された集線装置、95 は二重化された ATM スイッチ (ATMSW で表示)、96 は SMDS の各セルを宛先へ届けるために ATM スイッチ 95 におけるスイッチのためのルーティング制御情報 (タグと呼ばれる) を付加したり、誤りの制御や、管理情報 (SMDS セルのシーケンス番号の制御や、課金情報の収集等) を行う SMDS データ交換装置、97 は集線装置、98 はループ (Loop) 装置、99 は制御装置 (中央処理装置 CPU、主記憶装置 MM 等を含む) である。

【0005】ループ装置 98 は、一方の加入者からの送信信号 (上り信号) を相手加入者へ向けて折り返すための装置である。すなわち、一方の加入者から送信した信号が集線装置 92、ATM スイッチ 95、SMDS データ交換装置 96、ATM スイッチ 95、集線装置 97 を介してからループ装置 98 へ入力し、ここで折り返されて、相手加入者へ向けて集線装置 97、ATM スイッチ 95、SMDS データ交換装置 96、ATM スイッチ 95 を通って加入者インタフェースへ送るために使用され、他方の加入者からの送信信号も同様にループ装置 98 で折り返されて双方向の通信が行われる。

【0006】この図 16 における動作を説明する前に、SMDS 伝送路の信号と ATM セルの関係を図 17、図 18 を用いて説明する。図 17 は SMDS のフレームフォーマット、図 18 は SMDS セルと ATM セルの関係説明図である。

【0007】図 17 において、A. は SMDS 伝送路のフレーム構成を示し、SMDS のフレームは 7 つのサブフレーム (Sub frame) で構成される。B. は各サブフレームの構成を示し、合計 680 ビットで構成され、その中に 1 ビットの制御ビット (X、F1 等で表示しマルチフレームで各制御ビットが定義される) と 84 ビットの情報ペイロード (Info. PAYLOAD) の組み合わせが複数個順番に配列されている。C. は上記 B. のサブフレームの下位のプロトコルレイヤ (SMDS サービスでは DS3 PLCP レイヤと呼ばれる) の 1 フレームの構成を示す。この中の A1、A2・・・等は同期デジタル網

(SHD: Synchronous Digital Hierarchy) 用の制御ビットであり、この中の L2 PDU (Layer 2 Protocol Data Unit) と呼ばれる 53 (オクテッド: バイト) のデータが、D. に示す SMDS セルに相当する。

【0008】図 18 の に L2 PDU (SMDS セル) の構成を示し、0~52 のオクテッドの先頭から説明すると、ACF (Access Control) はアクセス制御情報、NCI (Network Control Information) は網制御情報であり、ACF、NCI、SEGT (後述する) 及び MID (後述する) で SMDS セルのヘッダを構成する。SEGT (Segment Type) はセグメントの型を表し、情報フ

## 4

ィールド (INFO. FIELD) のバイト長以上の一つの情報を SMDS セルで伝送する場合に複数のセグメントに分解されて伝送され、その先頭のセグメントが存在するセルのセグメント型は BOM (Beginning Of Message)、後続する中間のセグメントは COM (Continuation Of Message)、最後のセグメントは EOM (End Of Message) という型であり、更に信号セグメントを表す SSM (Signal Segment Message) という型があり合計 4 つの型がある。また、MID (Message Identifier) はメッセージ識別番号であり、多重化された複数種のメッセージを識別する番号である。SEGT と MID の 2 オクテッドで SAR (Segmentation and Reassembly Sublayer: セル分解・組立サブレイヤ) ヘッダを構成する。

【0009】次の SEG. UNIT (Segmentation Unit) は情報フィールドであり、ここには、元のメッセージの先頭に含まれる制御情報 (宛先、送信元等) やデータ本体が 44 オクテッド (第 7 オクテッドから第 50 オクテッドまで) 分格納され、次の PLEN (Payload Length) はペイロード長、PCRC (Payload CRC) はペイロードの CRC チェック符合を表し、PLEN と PCRC の 2 オクテッドで SAR (Segmentation and Reassembly) トレーラを構成する。上記の SEGT から PCRC までの 46 オクテッドの部分がペイロードである。

【0010】上記の L2 PDU の SMDS セルの先頭のセル (単一セグメントの場合は、各セル) には、図 18 の に示すように DA (宛先アドレス: Destination Address) と SA (送信元アドレス: Source Address) が情報フィールドに含まれており、の SMDS セルを ATM スイッチでスイッチングする場合には、DA を参照して、に示すフォーマットの ATM セルに変換される。この場合、ATM スイッチにおけるスイッチング制御のためにタグ (TAG) 情報が 2 オクテッド分設けられ、このタグの後に DA に対応する VPI/VCI が変換テーブルにより求められ、これに制御情報 (4 ビット) が付加され合計 6 オクテッドのヘッダが設定され、この後の 48 オクテッドの ATM ペイロードにに示す SMDS セルの第 5~第 52 オクテッドのデータがそのまま設定され、ATM スイッチへは合計 54 オクテッドが入力され、ATM スイッチから出力される ATM セルも 54 である。

【0011】各ペイロードの情報は、53 バイト単位で SMDS の加入者 A から加入者 B へ伝送され、加入者 B から加入者 A への送信も同様の方法により行われる。図 19 は図 16 に示す ATM 交換機の構成を展開した図であり、これにより図 16 のシステムにおける信号伝送の双方向伝送の動作の理解が容易となる。

【0012】図 19 において、92a、92b は図 16 に示す一つの集線装置 92 に対応し、95a~95d は図 16 に示す同じ ATM スイッチ 95 に対応し、96a~96d は図 16 に示す同じ SMDS データ交換装置 9

10

20

30

40

50

## 5

6に対応、98a、98bは図16の同じループ装置98に対応する。なお、図16の集線装置97が図19では省略されている。また、加入者インタフェース91a、91bは、本来は図16に示すように片側に收容された一つの装置であるが図19では双方向の伝送を示すため両側の装置に配置する形態で示す。

【0013】図19の上段に示すセルヘッダは、DS3（加入者インタフェース）、集線装置、ATMSW（ATMスイッチ）、等の各区間におけるセルに付加されるヘッダの主としてVPI/VC I及びTAG情報の変換の例を示し、はSMD S伝送路の信号構成、はATMセルを表す。

【0014】図19の展開図に示すシステム構成による、ATM交換機内のSMD S伝送路を介する通信情報の流れを、SMD S加入者A（90a）とSMD S加入者B（90b）の間の通信の例により説明する。

【0015】図20は変換テーブルの構成例を示し、A. は集線装置用であり、図19の集線装置（92a、92b）を備え、B. はSMD Sデータ交換装置用であり、図19のSMD Sデータ交換装置（96a～96d）を備える。A. の集線装置用の場合、各加入者インタフェースの收容位置（SNI）に対応してVPI、VC I、TAG及び收容加入者DN（電話番号）が格納されている。B. のデータ交換装置用は、各データ交換装置NOに対応して、VPI、VC I、TAG及び收容加入者DNが格納されている。

【0016】図19のSMD S加入者A（收容位置はSNI#0、收容加入者DNは0XX-YYY-1111であり、以下加入者Aという）からSMD S加入者B（收容位置はSNI#1、收容加入者DNは0XX-YYY-1112であり、以下加入者Bという）へ送信された信号の伝送経路はA、加入者Bから加入者Aへの信号の伝送経路はBとして示す。以下、加入者Aから加入者Bへの伝送動作を説明する。

【0017】(1) 加入者Aから送られたSMD S情報はの形式で加入者インタフェース91aで受け付けられ、その中にあるL2PDU（図17のD.、図19の）が取り出される。ここで、ペイロード部にヘッダ部を付与してATMセルに変換して集線装置92aに送信する。この時、VPI/VC I/TAGは特別の値を割り振られない（図19の例ではVPIは任意、VC Iはオール1）。

【0018】(2) 集線装置92aに送られてきたATMセルは、図20のA. に示す変換テーブルを用いてその收容位置（SNI#0）に割り振られているVPI/VC I/TAGに置き換えられてATMスイッチ側に送出される。ATMセルはタグ情報に従ってSMD Sデータ交換装置96aに着信する。

【0019】(3) SMD Sデータ交換装置96aは着信したセル内の宛先アドレスDAを見て、相手先（加入者

## 6

B）を知り、図20のB. に示す変換テーブルを参照してその加入者を收容するSMD Sデータ交換装置96bに割り振られているVPI/VC I/TAGに書き換えてATMスイッチ95aに送出する。

【0020】(4) ATMセルはATMスイッチ95a、ループ装置98a、ATMスイッチ95bを介してSMD Sデータ交換装置96bで受け取られ、ここで着信したセルのVPI/VC I/TAGを、図20のB. のテーブルを用いてその加入者Bに割り振られているVPI/VC I/TAGに置き換えて集線装置92bに送出する。

【0021】(5) 集線装置92bは送られてきたセルのVPI/VC I/TAGから、その收容位置（SNI#1）を認識してその收容位置へセルを送出する。

(6) 加入者インタフェース91bは、ATMペイロードに付加情報（ヘッダ情報等）を付与してSMD S情報に変換して加入者Bへ送出する。

【0022】加入者Bから加入者Aの伝送も、Bの経路により同様の動作により行われる。上記したATM交換機内のSMD Sの伝送路の試験方法についても実例はあまり聞かれない。通常考えられる、SMD S伝送路の試験方法として、図21に示す方法が一般的である。

【0023】図21の従来の試験方法では、SMD Sを使用している両加入者200、201側にそれぞれ試験端末202、203を設置し、ATM交換機100を介してお互いに試験情報をやりとりしてSMD S伝送路の正常性を確認し合うという方法である。

【0024】まず、図21ののようにATM交換機100内のSMD S伝送路を含めた形で試験を行う。もし試験結果が不良（NG）であれば、次の形で試験を行う。ではATM交換機の一番外側、つまり加入者インタフェースを持つ部分でループを作り、加入者200、201側から送られて来る試験セルをそれぞれ直接折り返す。この方法により障害のある部分が加入者200、201とATM交換機100の間にあるのか、あるいはATM交換機100の内部にあるのかの判別ができる。

【0025】障害がATM交換機100の内部にあると判断された場合、保守者はATM交換機100の各装置に測定器を接続してSMD Sセル透過NGの原因を解析することになる。

## 【0026】

【発明が解決しようとする課題】ATM交換機の内部に障害がある場合、ATM交換機の各装置に測定器を接続してSMD Sセル透過を解析するためには、保守者の多大な労力と時間を必要とする。運用を開始している状態であれば、利用者（ユーザ）に大きな影響を与えることになる。

【0027】本発明は上記の問題を解決し、試験器等を設置することなく保守者に負担をかけることなく簡単な

方法で短時間でSMDSサービスを提供する伝送路のATMスイッチにより交換を行うATM交換機内部のSMDS伝送路試験装置を提供することを目的とする。

#### 【0028】

【課題を解決するための手段】図1は本発明の基本構成図である。図中、1はSMDS加入者（図示省略）が接続されたSMDS加入者インタフェース、10は各SMDS加入者インタフェース1内に設けられた交換機側への折り返しループ（交換機側からの下りの伝送路と上りの伝送路の接続）を形成する折り返し手段、2は複数のSMDS加入者インタフェースが接続された集線装置、3はATMスイッチ（ATMSWで表示）、4はSMDSデータ交換装置、40はユーザセルと同等の試験セルを伝送路に挿入してSMDSデータ交換装置から出力すると共に伝送路から試験セルを抽出できる試験セルインタフェース、5はCPU（中央処理装置）、MM（主記憶装置）を含むATM交換機の制御装置、50は試験制御部、6は保守運用端末、7是集線装置、8はループ装置、9は他局（ATM交換機）と接続する中継の伝送路を収容する局間インタフェースである。なお、集線装置2は1つだけ示すが、複数個設けることができる。

【0029】本発明のSMDS伝送路試験装置は、SMDSデータ交換装置を備え、該SMDSデータ交換装置を通してSMDS伝送路を形成できるATM交換機におけるSMDS伝送路試験装置であって、該SMDSデータ交換装置に試験セルの挿入と抽出を行う試験セル用インタフェースを設け、制御装置で作成した試験セルを該試験セルインタフェースを通じてSMDS伝送路の試験区間開始端から挿入し、試験区間終端から入力する試験セルを抽出し、抽出した試験セルを制御装置に送ってチェックすることにより該SMDS伝送路の正常性確認の試験を行うようにする。

【0030】SMDS伝送路の試験は、保守運用端末6からの指令（コマンド）により起動するか、制御装置5が自律的に一定周期で起動するか、または障害によって起動する等の何れかにより起動する。起動すると制御装置5の試験制御部50が動作を開始し、試験指示・セル生成手段51から実施すべき試験対象の伝送路の加入者情報（宛先、送信元等）を設定し、試験セルを表すパターンを含むセルのペイロードを生成し、SMDSデータ交換装置4に送出して試験の指示を行うと共に、試験の対象となる伝送路の加入者インタフェース1に対し折り返し（交換機側へのループバック）経路を形成するよう指示を発生する。なお、SMDSデータ交換装置4に対し試験対象の加入者情報（電番等）も予め通知する。

【0031】この指示により該当する加入者が接続された加入者インタフェース1の折り返し手段10が駆動されて交換機側への折り返し経路を形成する。SMDSデータ交換装置4の試験セルインタフェース40は、制御装置5から供給された試験セルのペイロード部を受け取

ると、ペイロード部にその宛先に対応したVPI/VCI及びATMスイッチの経路を表すタグ情報を含むATMセルヘッダを付加してATMの試験セルを作成しATMスイッチ3へ送出する。

【0032】試験セルの伝送経路を概説すると、SMDS加入者インタフェース1とSMDSデータ交換装置4の間の復路と往路の伝送路を試験する場合、作成された試験セルは試験セルインタフェース40からの試験区間の開始端からATMセルとして出力され、ATMスイッチ3から下りの伝送路を通り集線装置2を介して対象となるSMDS加入者インタフェース1に達し、折り返し経路で上りの伝送路に移って集線装置2、ATMスイッチ3を介してSMDSデータ交換装置4の試験区間終了端に入力する。この試験セルは、試験セルインタフェース40へ入力されると、予め通知された加入者情報がペイロード部の宛先情報に含まれていることを検出して試験セルであることを識別すると、これを抽出して制御装置5に送出する。

【0033】制御装置5の試験制御部50はこの試験セルを受け取るとセルチェック手段52において試験セルの内容を、試験の指示の時にSMDSデータ交換装置4に送ったセルの内容と比較したり、誤り検出等によりチェックを行う。チェックの結果は保守運用端末6へ通知される。

【0034】また、ループ装置8側を介する伝送路の試験を行う場合、SMDSデータ交換装置4は、制御装置5から対応する内容を含むペイロード情報と試験の指示と試験セルを受け取ると、試験セルインタフェース40の試験区間の開始端から試験セルを出力し、ATMスイッチ3、集線装置7及びループ装置8を通して逆方向に伝送されATMスイッチ3から試験区間終了端に入力して、同様にチェックが行われる。

【0035】更に、一方の加入者インタフェースの加入者と通信を行う相手加入者側の伝送路についての試験も、同様にSMDSデータ交換装置から試験セルを出力して、入力された試験セルをチェックすることにより行うことができる。他局との間の局間インタフェース9を介する伝送については、局間インタフェースで折り返しを行うことなくATM交換機内について試験を行う。

【0036】このSMDS伝送路試験装置では、上記試験セルインタフェース40をもつSMDSデータ交換装置4に試験セルの送出に先立って試験セルの情報（電話番号など）を予め通知することで、該SMDSデータ交換装置4で該試験セルを抽出するよう構成できる。

【0037】また加入者の電話番号を試験セルに設定することで、ATM交換機内のSMDS伝送路の試験を行う経路を決定して該経路上の試験区間に対して試験を行うよう構成できる。

【0038】また特定の電話番号を試験セルに設定してユーザセルと区別することにより、SMDS伝送路を稼

10

20

30

40

50

動中のままSMD S伝送路試験を行えるように構成できる。試験区間の設定に当たっては、2つの加入者電話番号を指定することで、2つの加入者間を結ぶATM交換機内のSMD S伝送路の往路・復路の試験を行うように構成できる。

【0039】あるいは1つの加入者電話番号と他局電話番号を指定することで、加入者と他局間を結ぶATM交換機内のSMD S伝送路の往路・復路の試験を行うように構成できる。

【0040】また、他局電話番号のみを指定することで、局間（中継）を結ぶATM交換機内のSMD S伝送路の往路・復路の試験を行うように構成できる。さらに、試験開始の契機としては、SMD S伝送路の試験を交換機を管理・制御する保守運用端末からの指令により行うように構成できる。

【0041】あるいは、SMD S伝送路の試験を指定された時間に定期的に登録済みの伝送路全てに対して自動的に行うように構成できる。またはSMD S伝送路の試験を伝送路の障害等を契機に自動的に行うように構成できる。

【0042】

【発明の実施の形態】本発明のSMD S伝送路の試験は、上記図1に示す基本構成を備える交換システムにおいて実施され、特別な測定器を必要とせず、保守運用端末からの簡単な双方向伝送用（コマンドオペレーション）またはATM交換機自律で短時間にATM交換機内のSMD S伝送路の試験を可能とする。

【0043】以下、図面を参照して本発明の実施例を説明する。なお、以下の各図面を通して、同じ機能の装置には同じ参照番号を付けるものとする。図2はATM交換機の制御装置とSMD Sデータ交換装置のファームウェアとハードウェアの基本的な動作シーケンスを示す図である。

【0044】制御装置（図1の5）が試験開始によりセル試験のソフトウェアにより、試験の対象となる加入者や、局間インタフェースを表す試験電番の通知を行い

（図2のa）、試験セル（ペイロード部）を生成してSMD Sデータ交換装置のファームウェア（制御装置との送受を行う制御部）に通知する（図2のb）。SMD Sデータ交換装置のファームウェアは、受け取った試験電番を登録すると共に、受け取った試験セル（ペイロード部）から試験セルを作成して、SMD Sデータ交換装置のハードウェア（データの入出力を行う部分）に試験セルを送出する（図2のc）。SMD Sデータ交換装置のハードウェアが試験セルを受信すると、SMD Sデータ交換装置のファームウェアに受信を通知する（図2のd）。SMD Sデータ交換装置のファームウェアが、試験セル受信を制御装置に通知すると（図2のe）、制御装置はSMD Sデータ交換装置のハードウェアから試験セル情報を収集する（図2のf）。なお、局内の加入者

の試験の場合、制御装置は該当する加入者インタフェースに折り返しループを形成させる。

【0045】図3、図4及び図5は本発明によるSMD S伝送路試験方法の1～3の説明図であり、方法の1は保守者が保守運用端末からのコマンド投入により試験を実行し、方法の2は制御装置が自律的に周期動作により試験を実行し、方法の3は障害発生を契機として試験を実行するものである。

【0046】図3は保守者が保守運用端末6から試験コマンドを投入してSMD S伝送路の試験を行う場合の制御装置、SMD Sデータ交換装置及び加入者インタフェースの相互の制御動作及び各部の制御の内容を示す。なお、制御装置のプログラムの詳細なフローは後述する図6乃至図11に示す。

【0047】保守運用端末6から試験を行う場合、保守者が加入者電話番号あるいは相手局の局番を指定し、試験コマンドを投入する。ここで、加入者電話番号は「〇〇〇-△△△-××××」の構成からなり、下4桁の「××××」を加入者識別番号、下4桁の上に付く局電話番号「〇〇〇-△△△」をアドレスタイプと称する

（またはカントリーコードとも称する）。ATM交換機内の制御装置5は入力された電話番号を調べ、下4桁が加入者識別番号であればその電話番号をそのまま試験電話番号として選択する。これに、ソフトウェアで算出したアドレスタイプ（またはカントリーコード）を電話番号の先頭に付与し、試験セルに設定する。

【0048】図2の内容を説明すると、保守運用端末6から、試験対象の電話番号（試験電番という）を入力して試験のコマンドを投入すると、制御装置5のSMD S伝送路試験制御プログラム5aが起動し、試験を開始する。これにより該当する試験電番が収容された試験対象加入者インタフェース1に対し、折り返しループ設定の指示を送り、試験セル生成送出プログラム5bに対し試験開始を指示する。折り返しループ設定の指示はソフトウェアインタフェースを介して試験対象加入者インタフェース1に送られて、折り返しループが設定される。試験セル生成送出プログラム5bが動作を開始すると、試験電番をSMD Sデータ交換装置4のSMD Sデータ交換プログラム4aに通知し、試験セル（セルのペイロード部）をSMD Sデータ交換装置のハード4bに送出する。SMD Sデータ交換装置のハード4bでは、受け取ったペイロード部にヘッダを付加して試験セルを作成してSMD S伝送路に送出する。

【0049】この後、SMD Sデータ交換装置4では、予め試験電番が登録されているので、伝送路から入力する試験セルをSMD Sデータ交換装置のハード4cで識別することができ、試験セルを検出すると、SMD Sデータ交換プログラム4aに試験セル受信を通知する。SMD Sデータ交換プログラム4aは、これにより受信通知を制御装置5の試験セル受信プログラム5cに送出す

ると、試験セル受信プログラム5cは受信動作を開始し、試験セルの抽出をSMDSデータ交換プログラム4aに指示して抽出する。抽出した試験セルについてチェックを行い、試験結果をSMDS伝送路試験制御プログラム5aに通知する。

【0050】この試験結果をSMDS伝送路試験制御プログラム5aが受信すると、試験終了となり、折り返しループ解除を試験対象加入者インタフェースに通知して、該当する加入者インタフェースの折り返しループが解除される。次に試験結果を編集して、保守運用端末6に出力情報として出力する。保守運用端末6ではその出力情報を表示する等により知ることができる。

【0051】次に図4に示す方法2は、制御装置が自律的に周期動作により試験を行う場合であり、制御装置5の周期タスク5dが予め設定された周期になったかを監視し、周期になると試験定期起動プログラム5eを駆動する。これにより、試験定期起動プログラム5eは実行を開始して、試験起動要求をSMDS伝送路試験制御プログラム5aに出力する。このSMDS伝送路試験制御プログラム5aは上記図3について説明したのと同様の制御を行い、SMDSデータ交換装置4及び試験対象加入者インタフェース1に対して指示を行って試験セルを用いた試験を行う。試験結果は、保守運用端末6に出力される。なお、周期起動により実行される試験の対象は、予め決められた順に加入者インタフェースや局間インタフェースに対して、折り返しループを形成して試験セルを送信することにより実行される。

【0052】図5に示す方法3は障害発生を契機として試験を実行する方法である。最初にSMDSデータ交換装置4の障害検出プログラム4dにおいて障害を検出すると、制御装置5の障害受信プログラム5fを起動する。これにより、障害受信プログラム5fは試験起動要求をSMDS伝送路試験制御プログラム5g(図3の5aと一部異なる)に対し発生する。SMDS伝送路試験制御プログラム5gが実行を開始すると、障害に関係する加入者インタフェース1(または局間インタフェース)に対し折り返しループを設定し、試験セル生成送出プログラム5bに対し試験開始を指示する。この後、試験セル生成送出プログラム5b及び試験セル受信プログラム5cにより、SMDSデータ交換装置4との間の制御動作を経て上記図2と同様に試験が行われる。

【0053】但し、この制御装置5のSMDS伝送路試験制御プログラム5gでは、試験の結果により障害が検出された場合は、試験終了後に伝送路切替要求が発生する。これは障害が検出された伝送路を予備の伝送路に切替えることを要求するものである。これに応じてSMDSデータ交換装置4のSMDSデータ交換プログラム4aは、伝送路の切替を行う。この後、折り返しループを解除し、上記図2と同様に試験結果を編集して保守運用端末6に出力する。

【0054】上記図3乃至図5に示す方法を実現するための制御装置及びSMDSデータ交換装置における各制御プログラムの詳細を図6乃至図11を用いて以下に説明する。

【0055】図6はSMDS伝送路試験制御プログラム(図3、図4の5a)のフローを示す図であり、このプログラムは制御装置(図1の5)において実行され、上記図3、図4の5aに対応する。図5のSMDS伝送路試験制御プログラム5gは後述する図11に示す。

10 【0056】開始すると、指定された試験の対象を表す電番は局間インタフェースか否かを判別し(図6のS1)、局間でない場合、対象となる加入者インタフェースに折り返しループを設定する(同S2)。局間の場合またはS2の実行後、試験開始を試験セル生成送出プログラム(図3、図4、図5の5b、後述する図7参照)に指示する(図6のS3)。その後、試験結果を試験セル生成・送出プログラムから受け取って試験が終了すると(図6のS4)、全ての伝送路(往路・復路)の試験が終了したか判別し(同S5)、終了しない場合は、S3の試験開始に戻る。全ての試験が終了すると、試験電番が局間でない場合に折り返しループを解除し(図6のS6、S7)、試験結果を編集・出力する(同S8)。試験電番が局間の場合はS8が実行される。

20 【0057】図7は試験セル生成・送出プログラムのフローを示す図であり、制御装置(図1の5)において実行され、上記図3～図5の5bに対応する。上記図6からの試験開始の指示により、開始すると試験電番を分析し(図7のS9)、試験電番が局間か否かを判別し(同S10)、局間の場合は特定電番をダミーの加入者識別番号として選択する(同S11)。局間でない場合に、加入者インタフェースの電番であると、アドレスタイプ(カントリーコード：北米で採用する地域番号、日本の市外局番号)を算出する(同S12)。このS12は上記S11の後にも実行される。次にSMDS用試験電番(セルのペイロード内に設定する宛先、送信元の電番)を作成し(図7のS13)、試験電番をSMDSデータ交換装置に通知し(同S14)、試験セル(試験セルのペイロード部であって、VPI/VCITAGは含まない)を作成し(同S15)、試験セルを送出する(同S16)。試験セルの構成は、上記図18の示すATMセルのペイロード部に、宛先入(DA)及び送信元(SA)、更にペイロードのその他の情報フィールドに試験パターンとして例えば、3F3F3F3F・・・が設定され、ヘッダには宛先に対応したVPI/VCITAG情報が設定された構成となる。

40 【0058】図8は試験セル受信プログラムのフローを示す図であり、制御装置(図1の5)において実行され、上記図3～図5の5cに対応する。このプログラムはSMDSデータ交換装置において試験セルの受信通知により開始すると、試験セルをSMDSデータ交換装置

から抽出し(図8のS17)、試験結果をSMD S 伝送路試験制御プログラムに通知して(図8のS18)、終了する。

【0059】図9は試験定期起動プログラムのフローを示す図であり、制御装置(図1の5)において、上記図4に示す方法2による試験を行う場合に設けられ、図4の5eに対応する。

【0060】このプログラムは、周期タスク(図4の5d)からの起動により開始され、開始すると試験開始時間に判別し(図9のS20)、開始時間でないと終了し、開始時間の場合は試験起動要求をSMD S 伝送路試験制御プログラム(図6)に送って起動して(図9のS21)、終了する。なお、この場合は、予め定期試験の対象を登録しておいて、SMD S 伝送路試験制御プログラムが起動すると登録済の伝送路全てに対して自動的に試験が行われる。

【0061】図10は障害受信プログラムのフローを示す図であり、制御装置(図1の5)において、上記図5に示す方法3の試験を行う場合に設けられ、図5の5fに対応する。SMD S データ交換装置の障害検出プログラム(図5の4d)からの障害検出を受信すると、動作を開始し、障害がSMD S 伝送路で発生したか判別し(図10のS22)、SMD S 伝送路でない場合は終了するが、SMD S 伝送路である場合は試験起動要求をSMD S 伝送路試験制御プログラム(図5の5g)に対し発生する(図10のS23)。

【0062】図11はSMD S 伝送路試験制御プログラム(障害受信時)のフローを示す図であり、制御装置(図1の5)において、上記図5に示す方法の試験を行う場合に設けられ、図5の5gに対応する。

【0063】最初のステップS1~S4は上記図6のS1~S4と同じであるため説明を省略する。S5'において障害の伝送路(往路・復路)の試験が終了したか判別し、終了しないとS3に戻るが、終了した場合は試験結果は伝送路のNG(障害)であるか判別する(図11のS24)、NGである場合は伝送路切替要求(二重化されている場合に予備の伝送路に切替える要求)をSMD S データ交換装置へ送出する(同S25)。試験結果がNGでない場合及びS25の実行後に、試験電番が局間かの判別(図11のS6)から、S8までは上記図6のS6~S8と同じであり説明を省略する。

【0064】本発明によるSMD S 伝送路試験において試験セルの挿入及び抽出を行うSMD S データ交換装置の構成を説明する。図12はSMD S データ交換装置のブロック構成を示し、図中、400は401~404の各部で構成されるメッセージハンドラ制御部、401は上り信号のセルを処理のために分離する多重分離部(SDMX)、402は上り信号の分離されたセルを多重化する多重部(SMUX)、403は下り信号のセルを分離する多重分離部(RDMX)、404は下り信号のセ

ルを多重化する多重部(RMUX)、405は406~408の各部で構成される多重処理部、406は上りデータ交換部、406aはルーティング部、407は下りデータ交換部、407aはセル多重部、408は制御部、408aは試験セル作成・抽出部である。

【0065】SMD S データ交換装置の主な機能は、発加入者(SA)の電番のチェック、宛先(DA)の局番のチェック及び出ルートの決定、等を備える。本発明によるSMD S 伝送路試験のためのインタフェースは、試験セル作成・抽出部408aに相当し、このインタフェースに対しルーティング部406a、セル多重部407aが連携して動作する。

【0066】上記図3~図5の各方法を実行するために、SMD S データ交換装置では次のように動作する。

ATM交換機の制御装置(図1の5)から供給される、試験セルの加入者電番(宛先アドレスDA)は、試験セル送出前に上りデータ交換部406のルーティング部406aに登録される。

【0067】制御装置5で生成された試験セル(ペイロード部)は、多重処理部405の制御部408内の試験セル作成・抽出部408aでヘッダが付加されて試験セルが作成され、下りデータ交換部407のセル多重部407aからATMスイッチへの伝送路に送出される。

【0068】加入者インタフェース側で折り返されて戻ってきた試験セルは上りデータ交換部406のルーティング部406aで抽出され、制御部408内の試験セル作成・抽出部408aを経由して制御装置側に送られる。

【0069】図13~図15は伝送路試験の動作を説明するATM交換機の展開構成の1(加入者インタフェース間)、展開構成の2(加入者インタフェース-局間インタフェース)、展開構成の3(局間インタフェース間)を示す図である。図13は2つの加入者インタフェース間の往路、復路の各伝送路の試験を行う場合の動作を示す。図13において、1A、1BはそれぞれSMD S 加入者A、加入者Bが接続された加入者インタフェースであり図1の同一符号に対応し、2a、2bは集線装置であり図1の集線装置2に対応し(但し、2a、2bは異なる集線装置であっても良い)、3a~3dはATMスイッチであり、図1の一つのATMスイッチ3に対応し、4A~4DはSMD S データ交換装置であり図1の一つのSMD S データ交換装置4に対応し、8a、8bはループ装置であり図1の一つのループ装置8(但し、8a、8bは異なるループ装置であってもよい)に対応する。5、6は上記図1と同様であり5はATM交換機の制御装置、6は保守運用端末である。図13~図15には上記図1の符号7で示す集線装置に対応する装置は図示省略されている。

【0070】図13を用いて、2つの加入者インタフェース間の各伝送路について、試験セルを用いて行う試験



動作を以下に具体的に説明する。

(1) SMDS加入者A側の復路～往路の伝送路の試験  
この試験は、SMDSデータ交換装置4Dの の試験区  
間開始端（以下、開始端という）から試験セルを挿入し  
て、加入者インタフェース1Aで折り返してSMDSデ  
ータ交換装置4Aの の試験区間終了端（以下、終了端  
という）から試験セルを抽出する試験である。

【0071】制御装置5は上記図3及び図6～図8に示  
す各フローに従って動作し、最初に、対象となる加入者  
が接続された加入者インタフェース1Aの折り返しル  
ープを形成し、試験対象の加入者A、BをSMDSデー  
タ交換装置4（4A～4D）に通知しておく。

【0072】制御装置5のソフトでATMセルのペイ  
ロード部分を作成する。すなわち、そのペイロードは、宛  
先アドレス（DA）として加入者Aの電番を含み、その  
他のフィールドに試験であることを表す特定の試験パ  
ターン（例えば、16進符合の3F3F3F3Fのパター  
ン）がATMペイロードのフォーマットで設定され、S  
MDSデータ交換装置4Dに送られる。SMDSデー  
タ交換装置4Dは、ATMペイロード内のDAを見て、宛  
先（DA）とVPI/VC I/TAGを対応付けたテー  
ブル（図20のBと同様）を参照して、該当するVPI  
/VC I/TAGを得てこれをATMセルヘッダに設定  
して、試験セルを形成して の開始端から伝送路に送出  
する。図13の例では、上記図19、図20の例と同様  
に加入者Aの電番（0XX-YYY-1111）に対し  
て、テーブルによりVPI=03f、VC I=0300  
及び所定のTAGが設定されている。

【0073】試験セルはTAG情報に従ってATMスイ  
ッチ3dの経路を通して集線装置2aに達し、ここでV  
PI/VC Iから宛先の加入者インタフェース1Aが接  
続された伝送路（図13の例ではSNI#0）が決ま  
り、その加入者インタフェース1Aにセルが送られる。  
加入者インタフェース1Aでは折り返しが設定されてい  
るため、送られてきた試験セルが集線装置2a側に送ら  
れる。

【0074】集線装置2aは、セルが入ってきた位置  
（伝送路SNI#0）からVPI/VC I/TAG情報  
を変換テーブル（図20のA.）を参照して求め、ヘッ  
ダ部に設定して送出する。図13の例では、上記のSM  
DSデータ交換装置4Dから送出したセルのヘッダと同  
じである。この試験セルはTAG情報に従ってATMス  
イッチ3aを通してSMDSデータ交換装置4Aに着信  
する。SMDSデータ交換装置4Aは、ペイロード内の  
宛先アドレスDAから試験セルであることを識別する  
と、ソフト（図3～図5のSMDSデータ交換プログラ  
ム4a参照）に通知し、更に制御装置5に通知されて試  
験セルが抽出される。制御装置では上記図8のフローに  
より抽出した試験セルを解析して試験結果を保守運用端  
末6に出力する。

【0075】(2) SMDS加入者A側からB側への往路  
の伝送路の試験

この試験は、SMDSデータ交換装置4Aの の開始端  
から試験セルを挿入して、SMDSデータ交換装置4B  
の の終了端で試験セルを抽出する試験である。

【0076】制御装置5のソフトでATMセルのペイ  
ロード部分を作成する。ペイロード部分は宛先アドレス  
（DA）として加入者Bの電番と、試験パターンをAT  
Mペイロードのフォーマットで設定され、SMDSデー  
タ交換装置4Aに送られる。SMDSデータ交換装置4  
Aは、ATMペイロード内のDAを見て、宛先（DA）  
とVPI/VC I/TAGを対応付けたテーブルを参照  
して、該当するVPI/VC I/TAGを得てこれをA  
TMセルヘッダに設定して、試験セルを形成して の開  
始端から伝送路に送出する。図13の例では、加入者B  
の電番（0XX-XXX-1112）に対して、テーブ  
ルによりVPI=03f、VC I=0301及び所定の  
TAGが設定されている。

【0077】試験セルはTAG情報に従ってATMスイ  
ッチ3aの経路を通り、ループ装置8a、ATMスイ  
ッチ3bを通してSMDSデータ交換装置4Bの に着信  
する。SMDSデータ交換装置4Bは、ペイロード内の  
DAにより試験セルであることを判断して、ソフトに着  
信を通知する。

【0078】(3) SMDS加入者A側からB側への往路  
と復路の伝送路の試験

この試験は、SMDSデータ交換装置4Bの の開始端  
から試験セルを挿入して、SMDSデータ交換装置4C  
の の終了端で試験セルを抽出する試験である。

【0079】上記の(1)、(2)と同様に制御装置5のソ  
フトでATMセルのペイロード部分を作成する。ペイ  
ロード部分は宛先アドレス（DA）として加入者Bの電番  
と、試験パターンがATMペイロードのフォーマットで  
設定され、SMDSデータ交換装置4Bに送られる。S  
MDSデータ交換装置4Bは、ATMペイロード内のD  
Aを見て、宛先（DA）とVPI/VC I/TAGを対  
応付けたテーブルを参照して、該当するVPI/VC I  
/TAGを得てこれをATMセルヘッダに設定して、試  
験セルを形成して の開始端から伝送路に送出する。図  
13の例では、加入者Bの電番（0XX-YYY-11  
12）に対して、テーブルによりVPI=03f、VC  
I=0301及び所定のTAGが設定されている。

【0080】試験セルはTAG情報に従ってATMスイ  
ッチ3bの経路を通り、集線装置2bに達する。集線装  
置2bはVPI/VC Iから宛先の加入者Bが接続され  
た加入者インタフェース1Bの伝送路（この例ではSN  
I#1）を識別し、加入者インタフェース1Bに対し試  
験セルを送出する。加入者インタフェース1B側も、予  
め折り返しループが形成されているため、送られてきた  
ままのセルが再び集線装置2bに送られる。集線装置2

bはセルが入ってきた位置(伝送路SNI#1)から、VPI/VCI/TAG情報をテーブルより参照し、ヘッダ部に設定して送出する。送出されたセルはTAGに従ってATMスイッチ3cを通過してSMDSデータ交換装置4Cのの端子に着信する。SMDSデータ交換装置4Cは、ペイロード内のDA(及び試験パターン)を識別して試験セルであることを判断して、ソフトに着信を通知する。

【0081】(4) SMDS加入者B側からA側への復路の伝送路の試験

この試験は、SMDSデータ交換装置4Cのの開始端から試験セルを挿入して、SMDSデータ交換装置4Dのの終了端で試験セルを抽出する試験である。

【0082】制御装置5のソフトでATMセルのペイロード部分を作成し、ペイロード部分は宛先アドレス(DA)として加入者Aの電番と、試験パターンをATMペイロードのフォーマットで設定され、SMDSデータ交換装置4Cに送られる。SMDSデータ交換装置4Cは、ATMペイロード内のDAを見て、宛先(DA)とVPI/VCI/TAGを対応付けたテーブルを参照して、該当するVPI/VCI/TAGを得てこれをATMセルヘッダに設定して、試験セルを形成しての開始端から伝送路に送出する。図13の例では、加入者Aの電番(044-XXX-YYYY)に対して、テーブルによりVPI=03f、VCI=0300及び所定のTAGが設定されている。

【0083】試験セルはTAG情報に従ってATMスイッチ3cの経路を通り、ループ装置8b、ATMスイッチ3dを通過してSMDSデータ交換装置4Dのに着信する。SMDSデータ交換装置4Dは、ペイロード内のDAにより試験セルであることを判断して、ソフトに着信を通知する。

【0084】図13には試験の対象が同一ATM交換機に接続するSMDS加入者Aの加入者インタフェースとSMDS加入者Bの加入者インタフェース間の往復の伝送路である場合について示したが、その一方が局間インタフェースである場合及び両方が局間インタフェースである場合にも同様に試験を行うことができる。以下に図14、図15を用いて説明する。

【0085】図14は伝送路試験の動作を説明するためのATM交換機の展開構成の2である。この構成は、一方が加入者インタフェースで、他方が他局(他ATM交換機)と接続する局間インタフェースであり、図中、1A、2a、2b、3a~3d、4A~4Dの各符合は上記図13の同一の符合に対応し、9bは局間インタフェースを表す。なお、制御装置5及び保守運用端末6は図示省略されている。また、局間インタフェース9bに対しては、折り返しループを形成すると同じ局間インタフェースを経由する他のVPI/VCIに影響を与えるため折り返し接続を形成しない。

【0086】この図14における試験動作は、次のように行う。

(1) SMDS加入者A側の復路~往路の伝送路の試験  
上記図13の(1)と同様にSMDSデータ交換装置4Dのの開始端から加入者Aの電番及び試験パターンを含む試験セルを送出し、加入者インタフェース1Aの折り返しループから集線装置2a及びATMスイッチ3aを介してSMDSデータ交換装置4Aの終了端に着信して、制御装置5(図示省略)へ送られる。

10 【0087】(2) SMDS加入者A側から局間インタフェースへの往路の伝送路の試験

制御装置から宛先アドレスDAとして局間を表す対向局番号(図14の例では044-WWW)を指定して、試験パターンを含むペイロードを送って、試験を指示すると、SMDSデータ交換装置4AでVPI/VCI/TAGを含むヘッダを付加した試験セルを開始端から送出する。試験セルはループ装置8a、ATMスイッチ3bを介してSMDSデータ交換装置4Dの終了端に着信し、制御装置に送られる。

20 【0088】(3) 局間インタフェース側から復路の伝送路の試験

この試験は、上記図13についての(4)の試験と同様であり、SMDSデータ交換装置4Cのの開始端から試験セルを挿入して、SMDSデータ交換装置4Dのの終了端で試験セルを抽出する試験である。制御装置5のソフトで宛先アドレス(DA)として加入者Aの電番を指定し、試験パターンをペイロード部分のSMDSデータ交換装置4Dに送り、SMDSデータ交換装置4Cから試験セルが開始端からループ装置8b、ATMスイッチ3aを介してSMDSデータ交換装置4Dの終了端に着信し、SMDSデータ交換装置4Dから制御装置5に送られる。

【0089】図15は伝送路試験の動作を説明するATM交換機の展開構成の3である。この構成は、2つの局間インタフェースを結ぶSMDS伝送路を試験するための構成であり、図中、2a、2b、3a~3d、4A~4Dの各符合は上記図14の同一の符合に対応、9a、9bは局間インタフェースを表し、図13に示す制御装置5及び保守運用端末6は図示省略されている。

40 【0090】この図15における試験動作は、次のように行われる。

(1) 局間インタフェース9a側から局間インタフェース9bへの中継往路の伝送路試験

この場合、制御装置5(図示省略)からSMDSデータ交換装置4Aに対し宛先アドレスDAとして局間インタフェース9bが接続する対向局の番号(図15の例では044-WWW)を指定して、試験パターンを含むペイロードを送って、試験を指示すると、SMDSデータ交換装置4AでVPI/VCI/TAGを含むヘッダを付加した試験セルを開始端から送出する。試験セルはル

ープ装置 8 a, ATMスイッチ 3 b を介して SMD S データ交換装置 4 B の終了端 に着信し、制御装置に送られる。

【0091】(2) 局間インタフェース 9 b 側から局間インタフェース 9 a 側への中継復路の伝送路試験  
この場合、制御装置 5 から SMD S データ交換装置 4 C に対し宛先アドレス DA として局間インタフェース 9 a が接続する対向局の番号 (図 15 の例では 044-UUU) を指定して、試験パターンを含むペイロードを送って、試験を指示すると、SMD S データ交換装置 4 C で VPI/VC I/TAG を含むヘッダを付加した試験セルを開始端 から送出する。試験セルはループ装置 8 b, ATMスイッチ 3 d を介して SMD S データ交換装置 4 D の終了端 に着信し、制御装置に送られる。

【0092】

【発明の効果】本発明によれば、SMD S 伝送路を収容し、SMD S データ交換装置を備える ATM 交換機において、SMD S データ交換装置に試験セルを入出力するインタフェースを付加し、ATM 交換機の制御装置の制御により交換機内をコネクションレスで結ぶ伝送路の試験が可能となる。しかも、この試験は試験セルとしてユーザセルと同等な構成を備え、これをペイロード内の電話番号 (試験対象の電話番号を予め通知しておく) により一般のユーザセルと区別して行うので、SMD S 伝送路を稼働状態 (一般のユーザセルが流れている状態) のまま行うことができる。

【0093】また、試験器等の設定をする必要がなく、試験を開始する契機も、保守運用端末からコマンド入力により実行するか、周期的に実行するか、障害が発生した時に自動的に開始するかの何れかにより開始し、簡単な方法で短時間で試験ができるため、サービスへの影響を極力抑えることができる。

【0094】また、保守運用端末を集中センター等のような場所に設置し、遠隔で試験を行うこともできるため、限られた保守員で多くの ATM 交換機の SMD S 伝送路の試験が可能となる。

【図面の簡単な説明】

【図 1】本発明の基本構成図である。

【図 2】ATM 交換機の制御装置と SMD S データ交換装置のファームウェアとハードウェアの基本的な動作シーケンスを示す図である。

【図 3】本発明による SMD S 伝送路試験方法 1 の説明図である。

【図 4】本発明による SMD S 伝送路試験方法 2 の説明図である。

【図 5】本発明による SMD S 伝送路試験方法 3 の説明図である。

【図 6】SMD S 伝送路試験制御プログラムのフローを示す図である。

【図 7】試験セル生成・送出プログラムのフローを示す図である。

【図 8】試験セル受信プログラムのフローを示す図である。

【図 9】試験定期起動プログラムのフローを示す図である。

【図 10】障害受信プログラムのフローを示す図である。

【図 11】SMD S 伝送路試験制御プログラム (障害受信時) のフローを示す図である。

【図 12】SMD S データ交換装置のブロック構成を示す図である。

【図 13】伝送路試験の動作を説明する ATM 交換機の展開構成の 1 (加入者インタフェース間) を示す図である。

【図 14】伝送路試験の動作を説明する ATM 交換機の展開構成の 2 (加入者インタフェース-局間インタフェース) を示す図である。

【図 15】伝送路試験の動作を説明する ATM 交換機の展開構成の 3 (局間インタフェース間) を示す図である。

【図 16】ATM スwitch を介して SMD S サービスを提供する ATM 交換機の構成図である。

【図 17】SMD S のフレームフォーマットを示す図である。

【図 18】SMD S セルと ATM セルの関係説明図である。

【図 19】図 16 に示す ATM 交換機の構成を展開した図である。

【図 20】変換テーブルの構成例を示す図である。

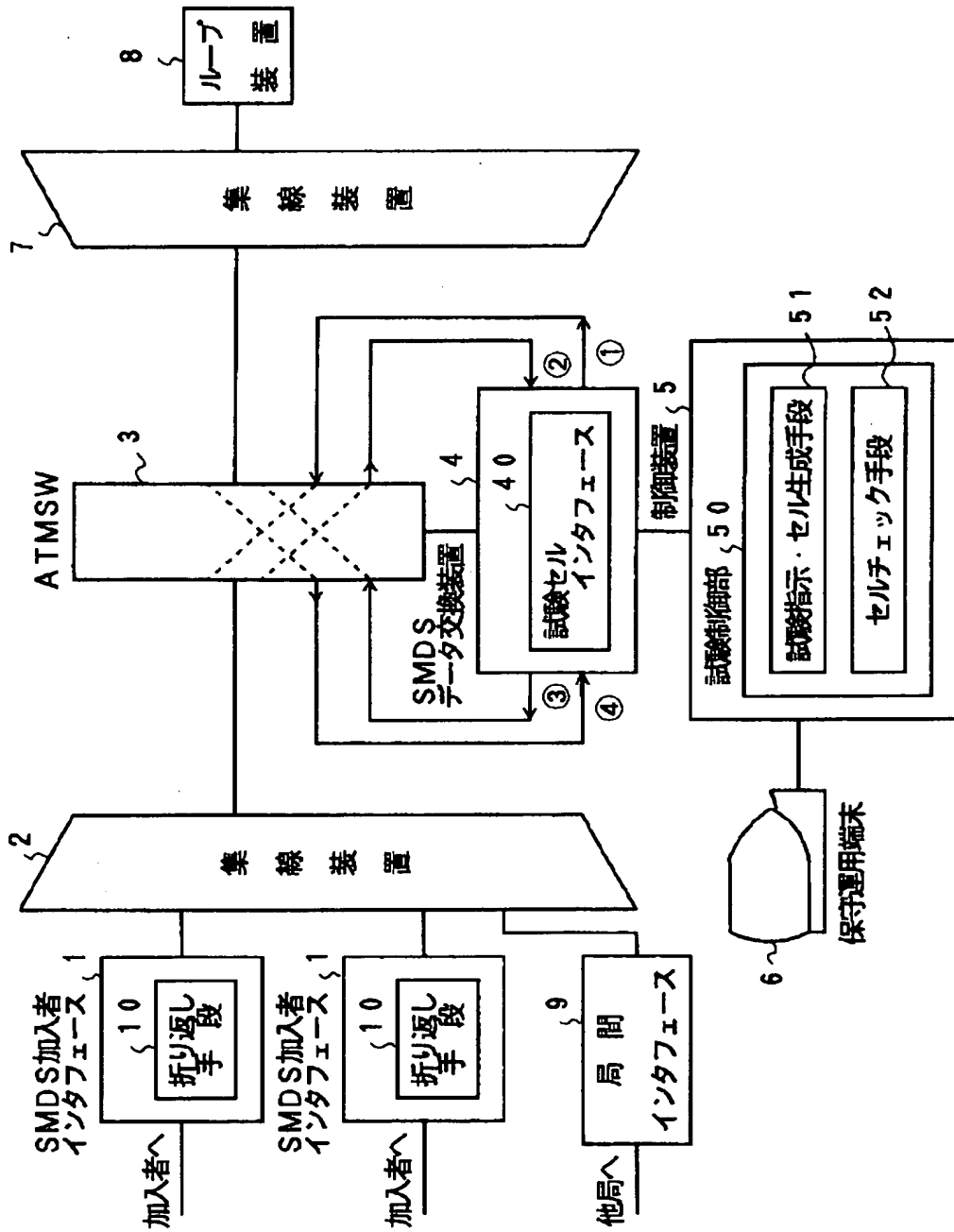
【図 21】従来の試験方法を示す図である。

【符号の説明】

- |    |                    |
|----|--------------------|
| 1  | SMD S 加入者インタフェース   |
| 10 | 折り返し手段             |
| 2  | 集線装置               |
| 3  | ATM スwitch (ATMSW) |
| 4  | SMD S データ交換装置      |
| 40 | 試験セルインタフェース        |
| 5  | ATM 交換機の制御装置       |
| 50 | 試験制御部              |
| 6  | 保守運用端末             |
| 7  | 集線装置               |
| 8  | ループ装置              |
| 9  | 局間インタフェース          |

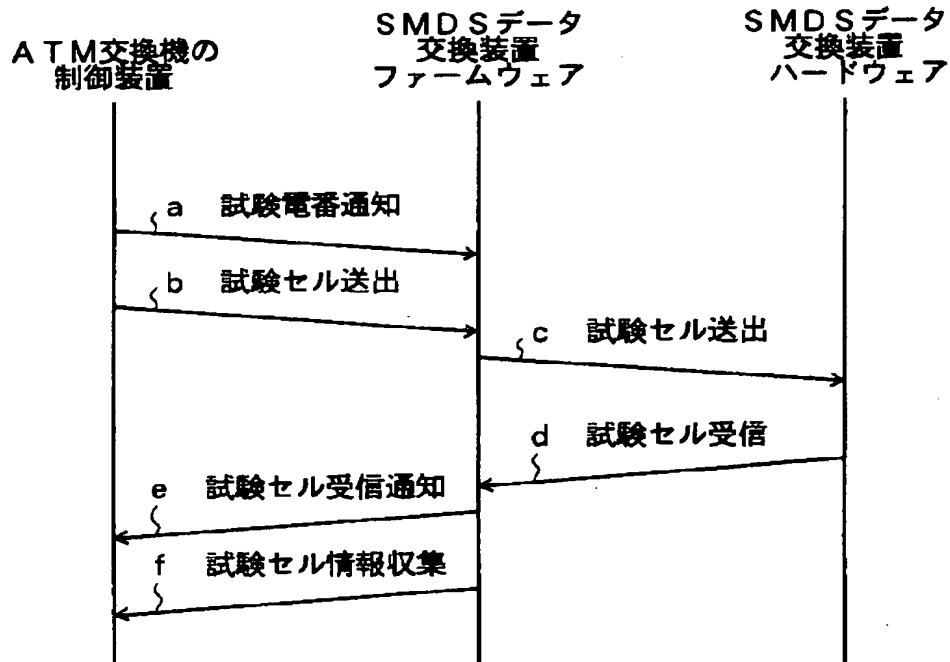
【図1】

## 本発明の基本構成図



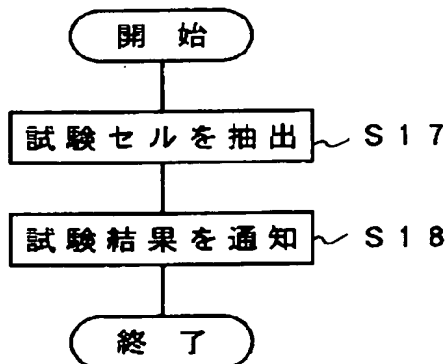
【図2】

ATM交換機の制御装置とSMD Sデータ交換装置の  
ファームウェアとハードウェアの基本的な動作シーケンス



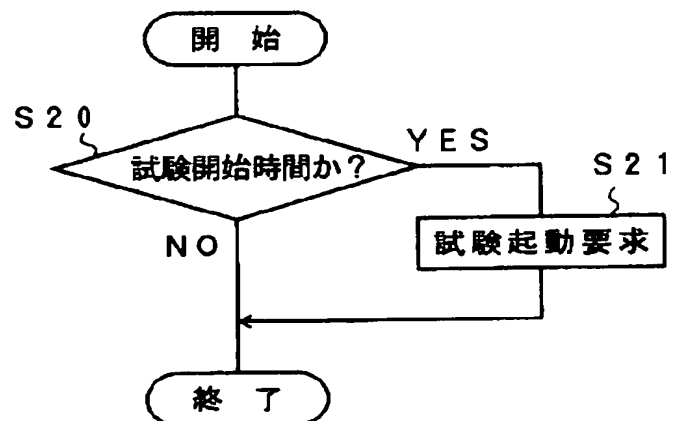
【図8】

試験セル受信プログラムのフロー



【図9】

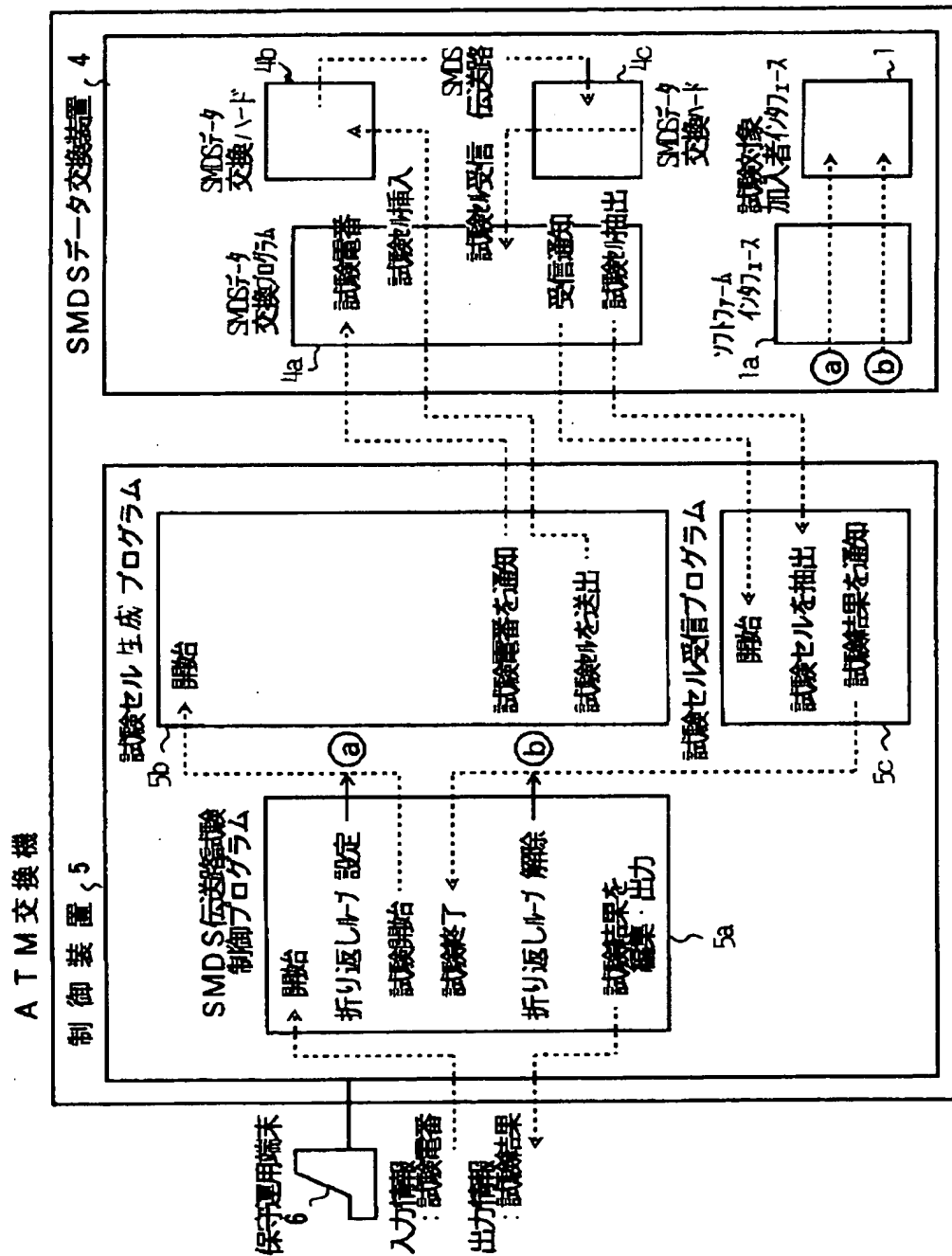
試験定期起動プログラムのフロー



【図 3】

本 発 明 に よ る S M D S 伝 送 路

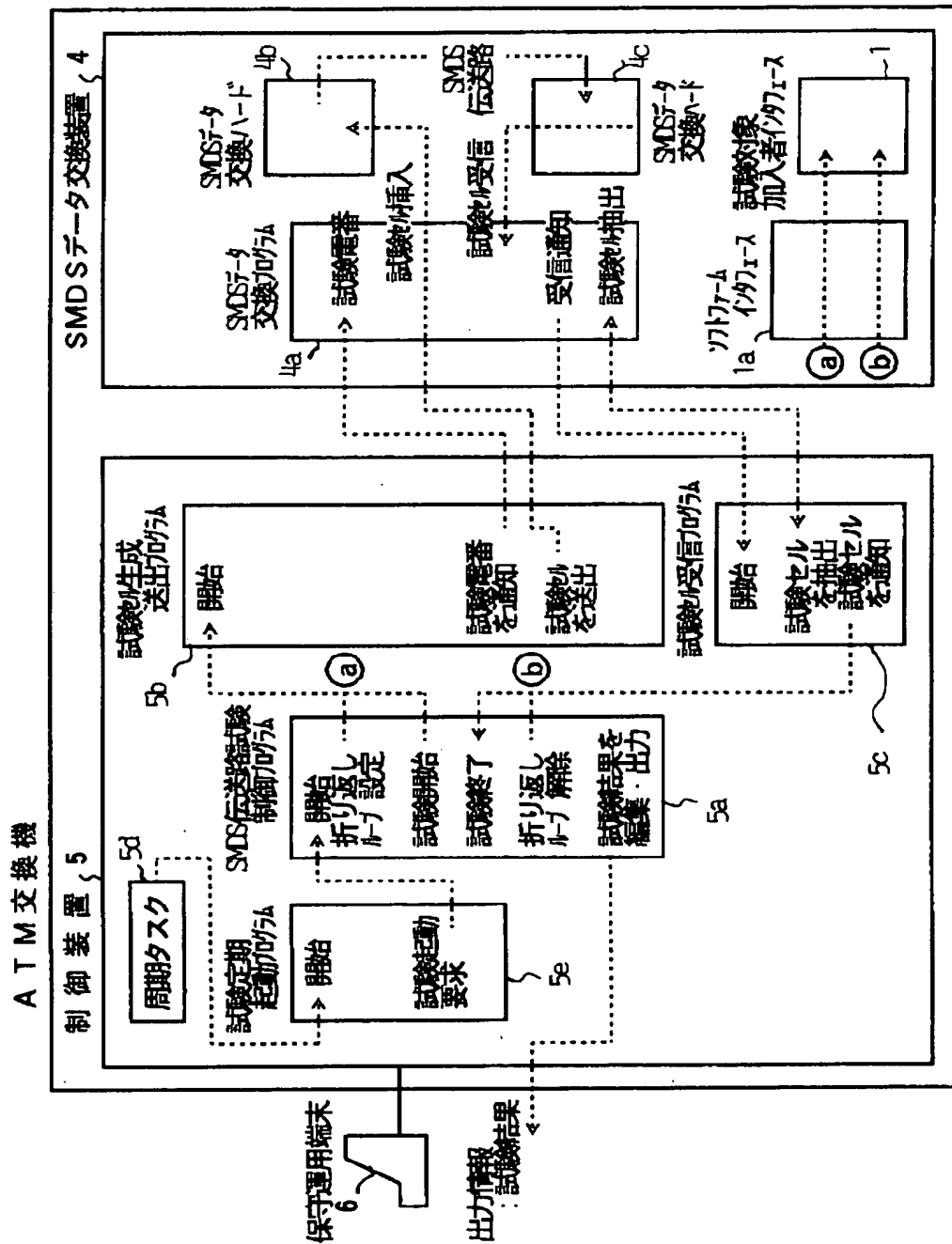
試 験 方 法 1 の 説 明 図



【図4】

本発明によるSMSD S 伝送路

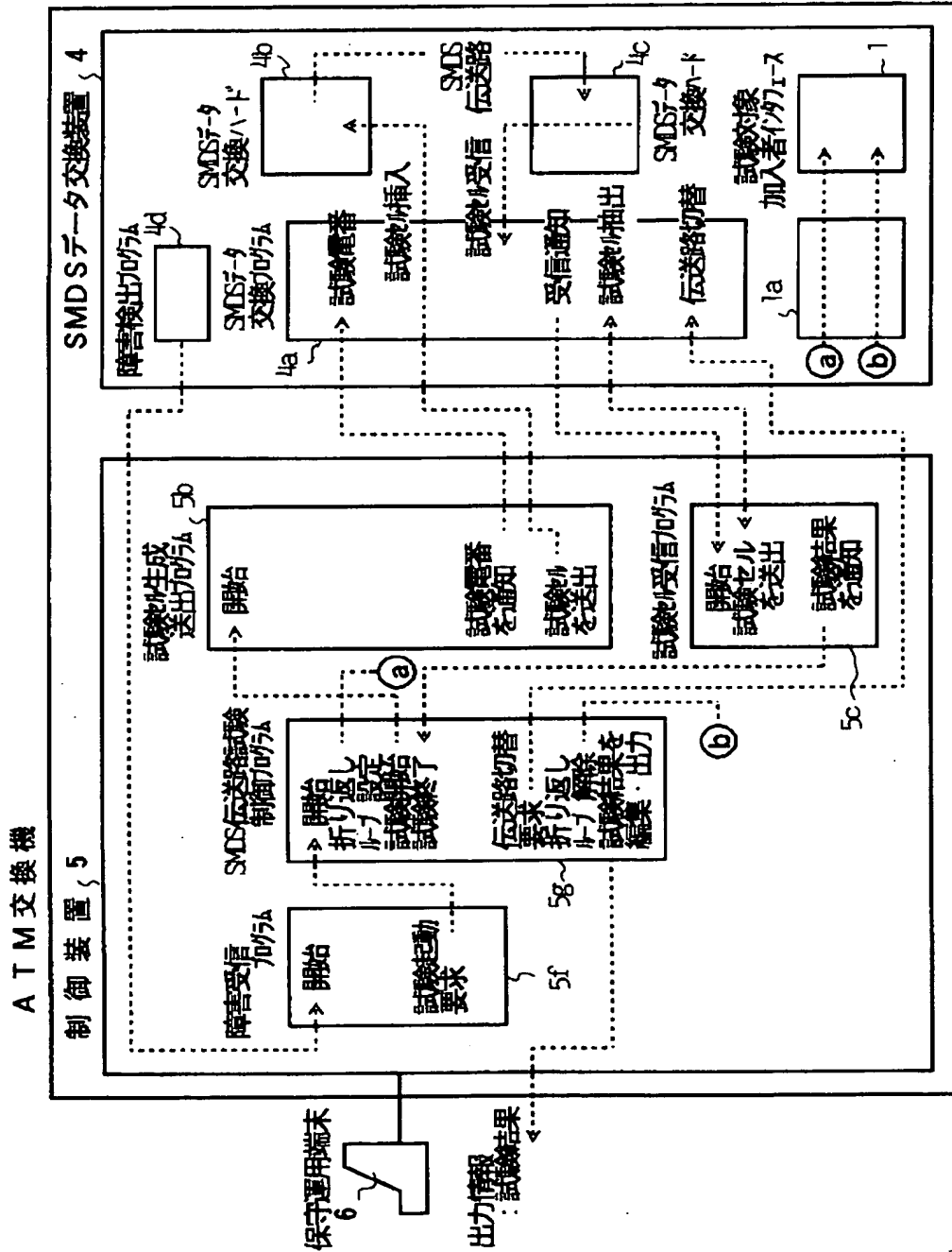
試験方法2の説明図



【図5】

本発明によるSMDS伝送路

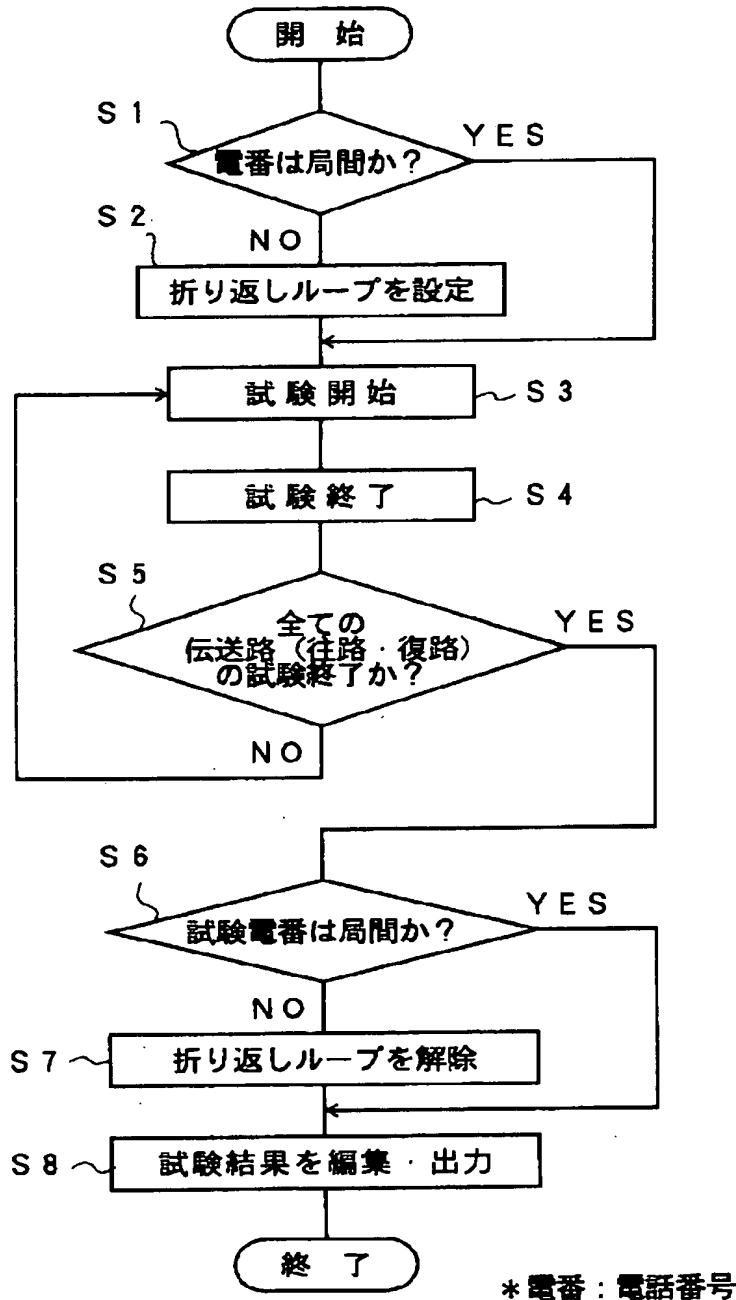
試験方法3の説明図





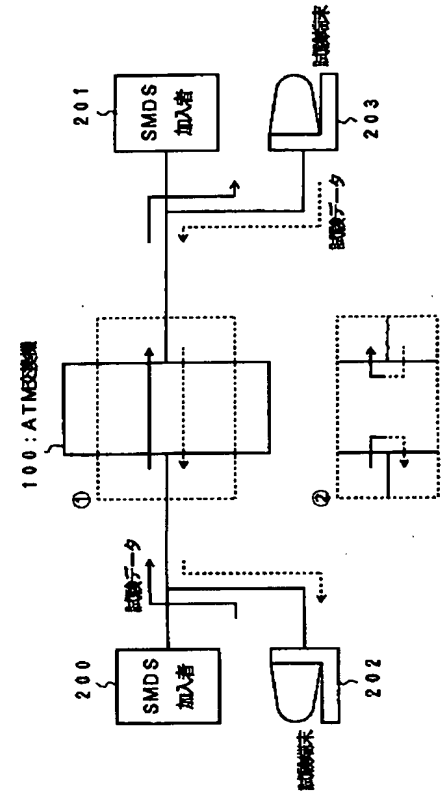
【図6】

## S M D S 伝送路試験制御プログラムのフロー



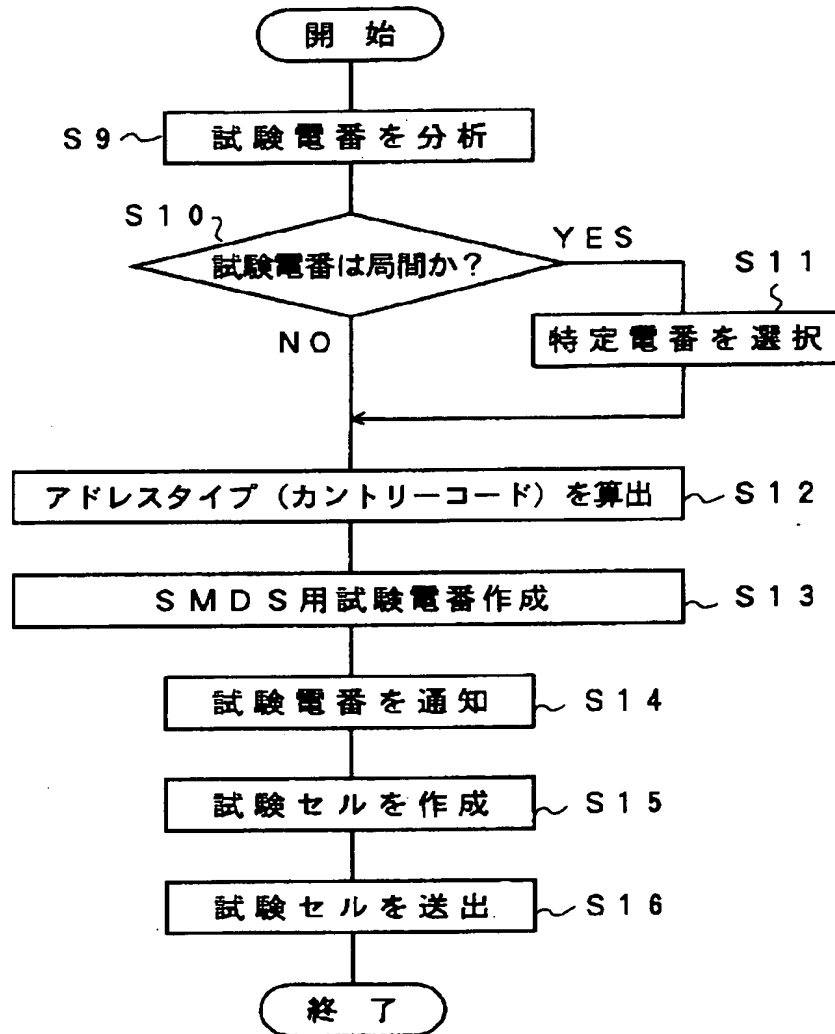
【図21】

## 従来の試験方法



【図7】

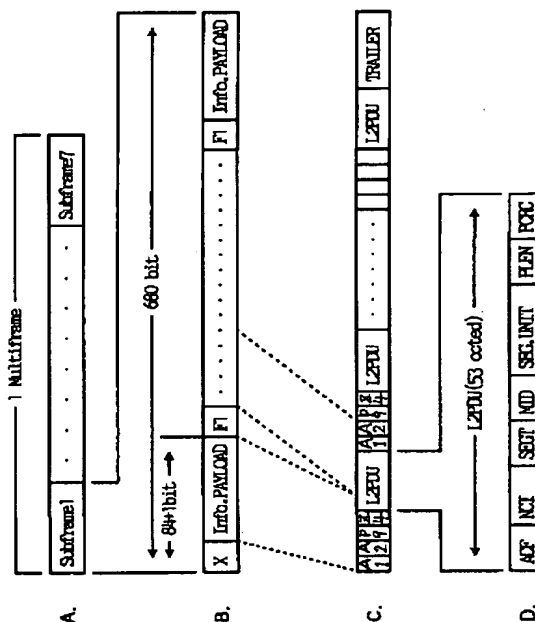
## 試験セル生成・送出プログラムのフロー



\*電番：電話番号

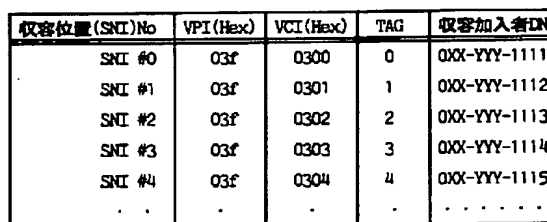
【图 17】

## S M D S の フ レーム フォーマット



【图 20】

### 変換テーブルの構成例

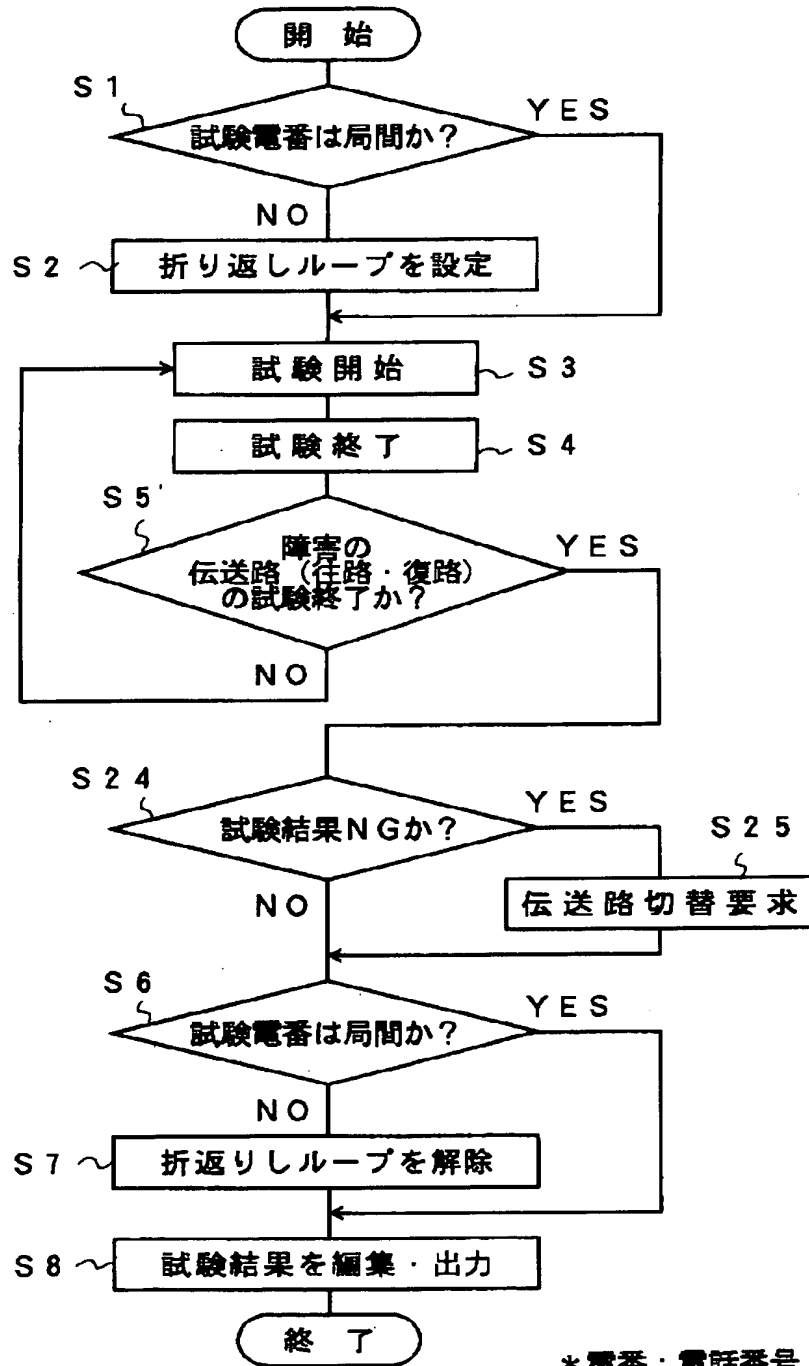


B. SMD Sデータ交換装置用

データ交換装置No	VPI (Hex)	VCI (Hex)	TAG	収容加入者ID
#0	03f	0300	0	00X-YYY-1111
#1	03f	0301	1	00X-YYY-1112
#2	03f	0302	2	00X-YYY-1113
#3	03f	0303	3	00X-YYY-1114
#4	03f	0304	4	00X-YYY-1115
.	.	.	.	. . . . .

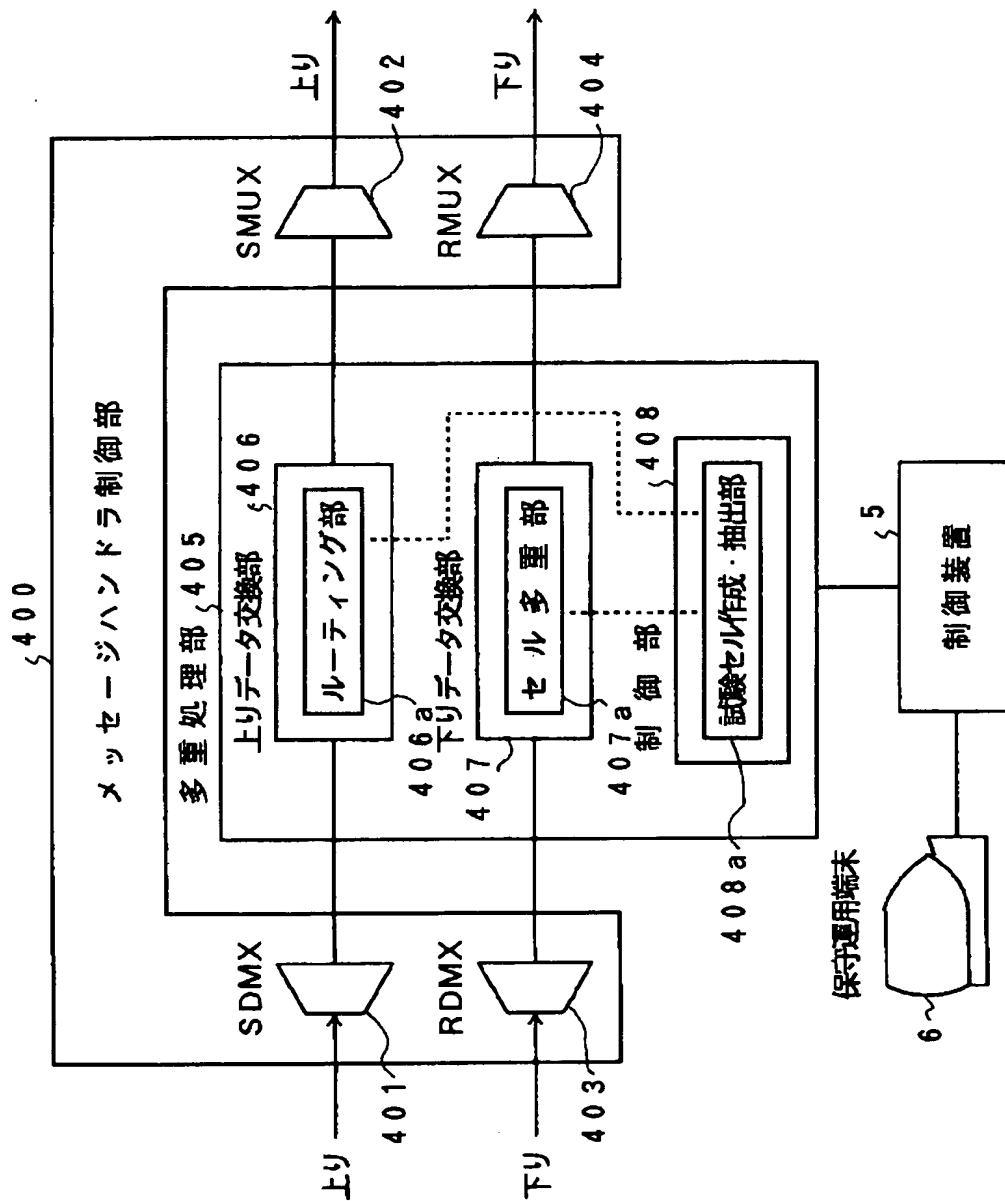
【図11】

## S M D S 伝送路試験制御プログラム（障害受信時）のフロー



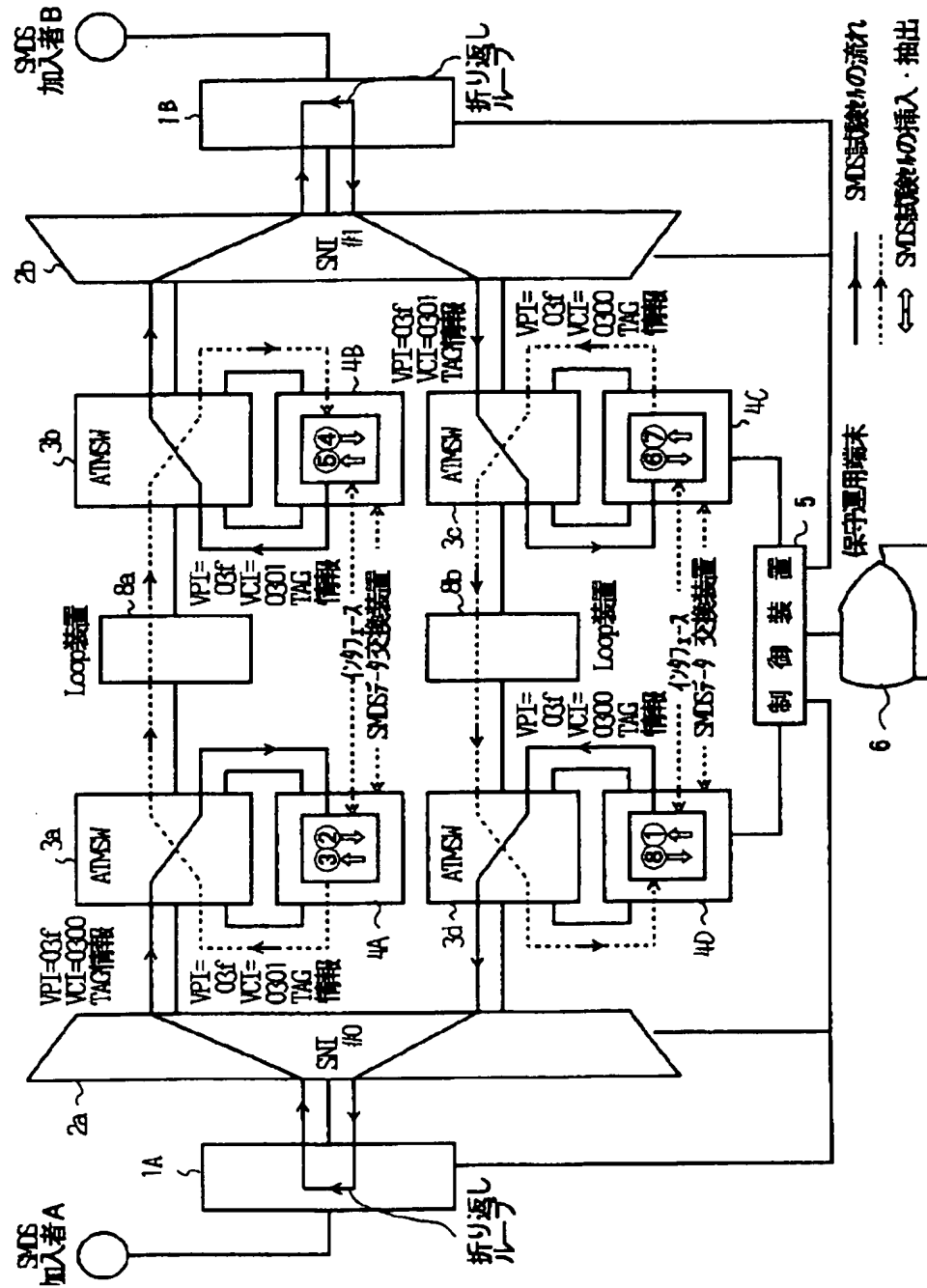
【図12】

## S M D S データ交換装置のブロック構成



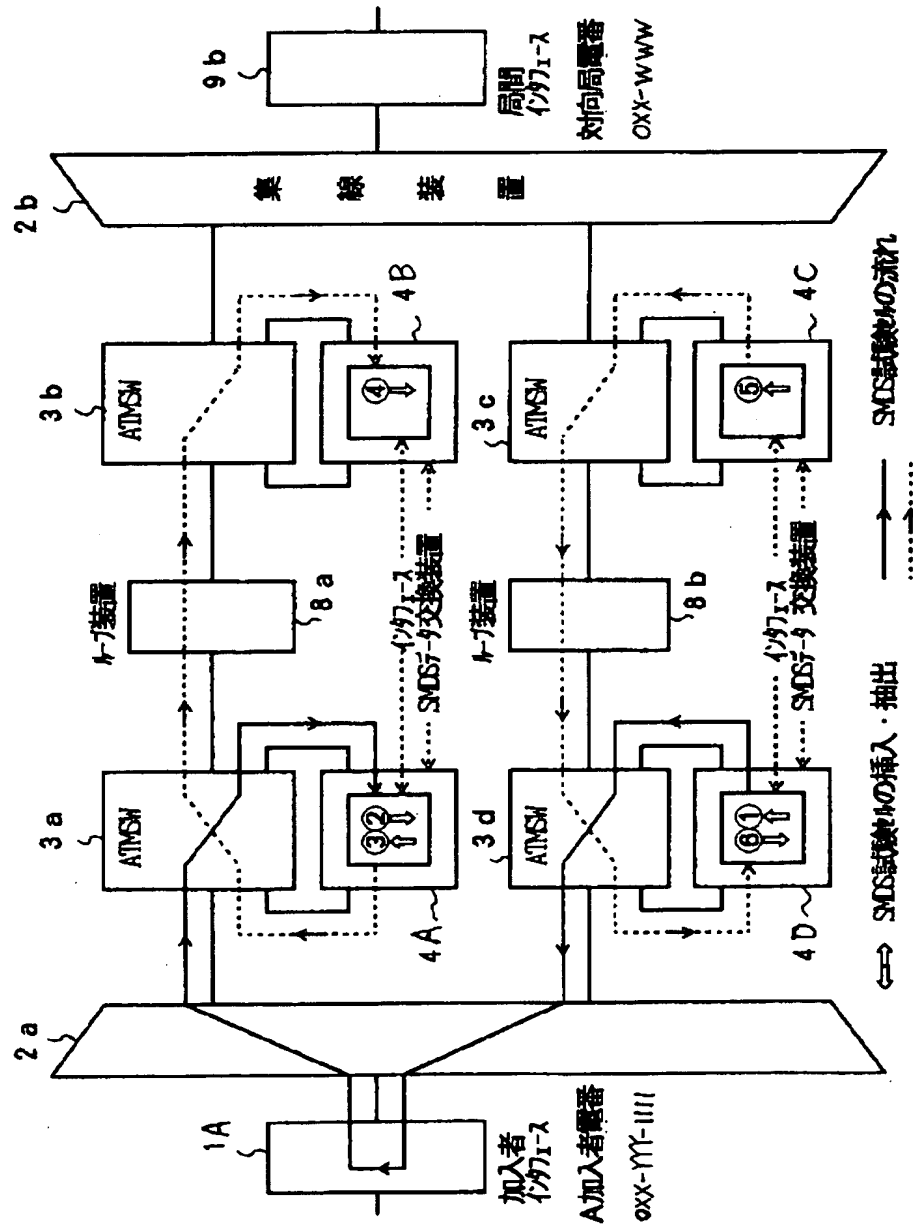
【図13】

伝送路試験の動作を説明するATM交換機の展開構成の1(加入者インタフェース間)

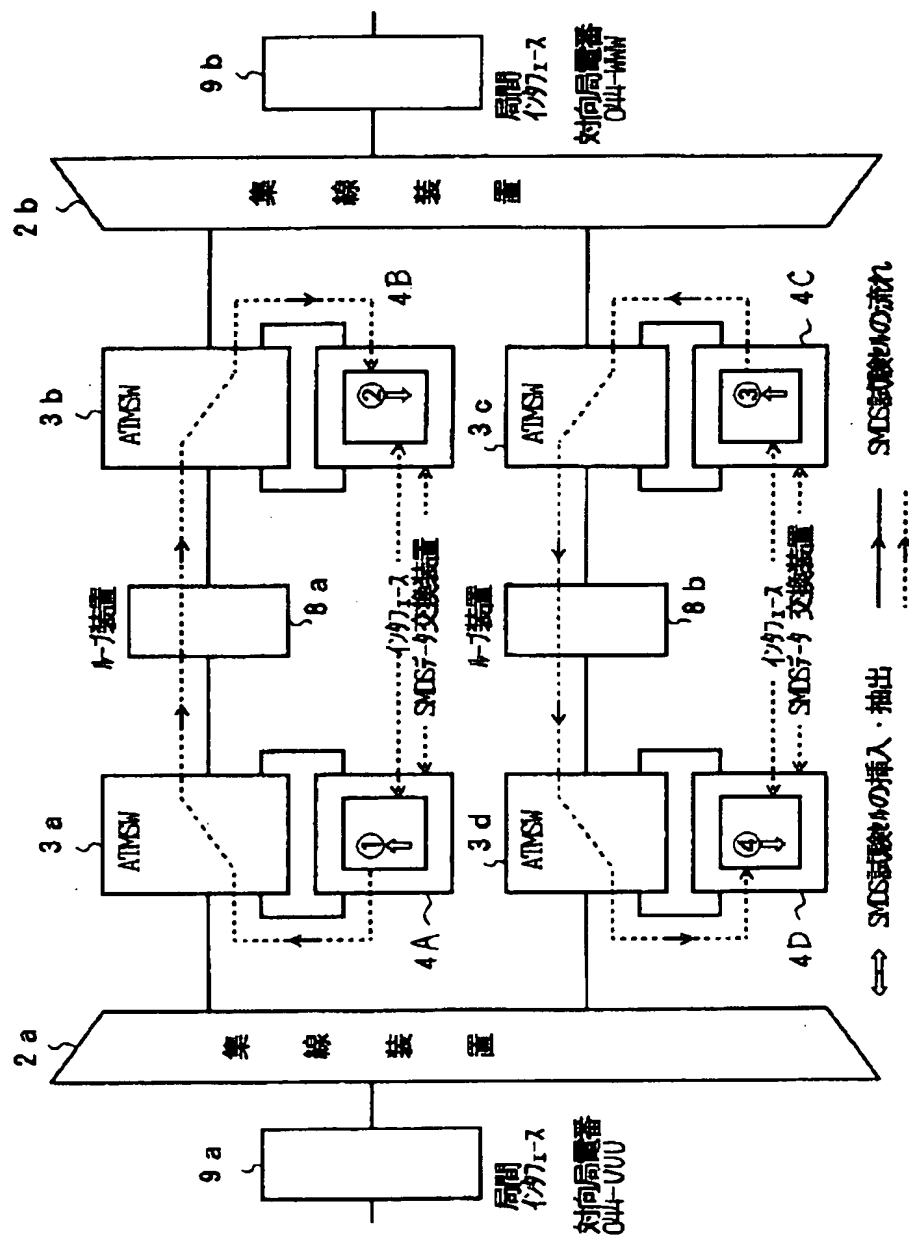


【図 1 4】

伝送路試験の動作を説明する A T M 交換機の展開構成の 2 (加入者インタフェース-局間インタフェース)



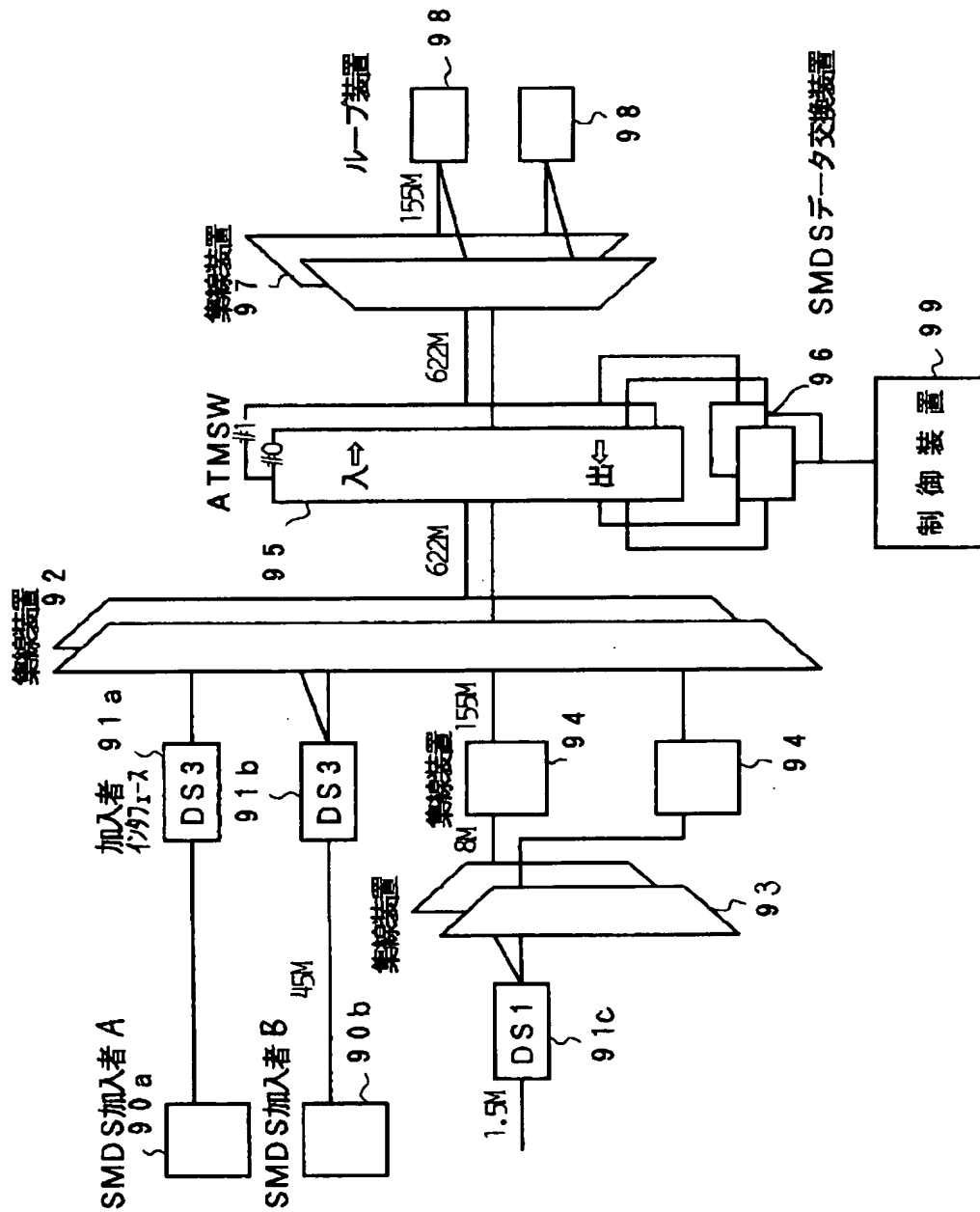
伝 送 路 試 験 の 動 作 を 説 明 す る A T M 交 換 機  
の 展 開 構 成 の 3 ( 局 間 イ ン タ フ ェ ー ス 間 )





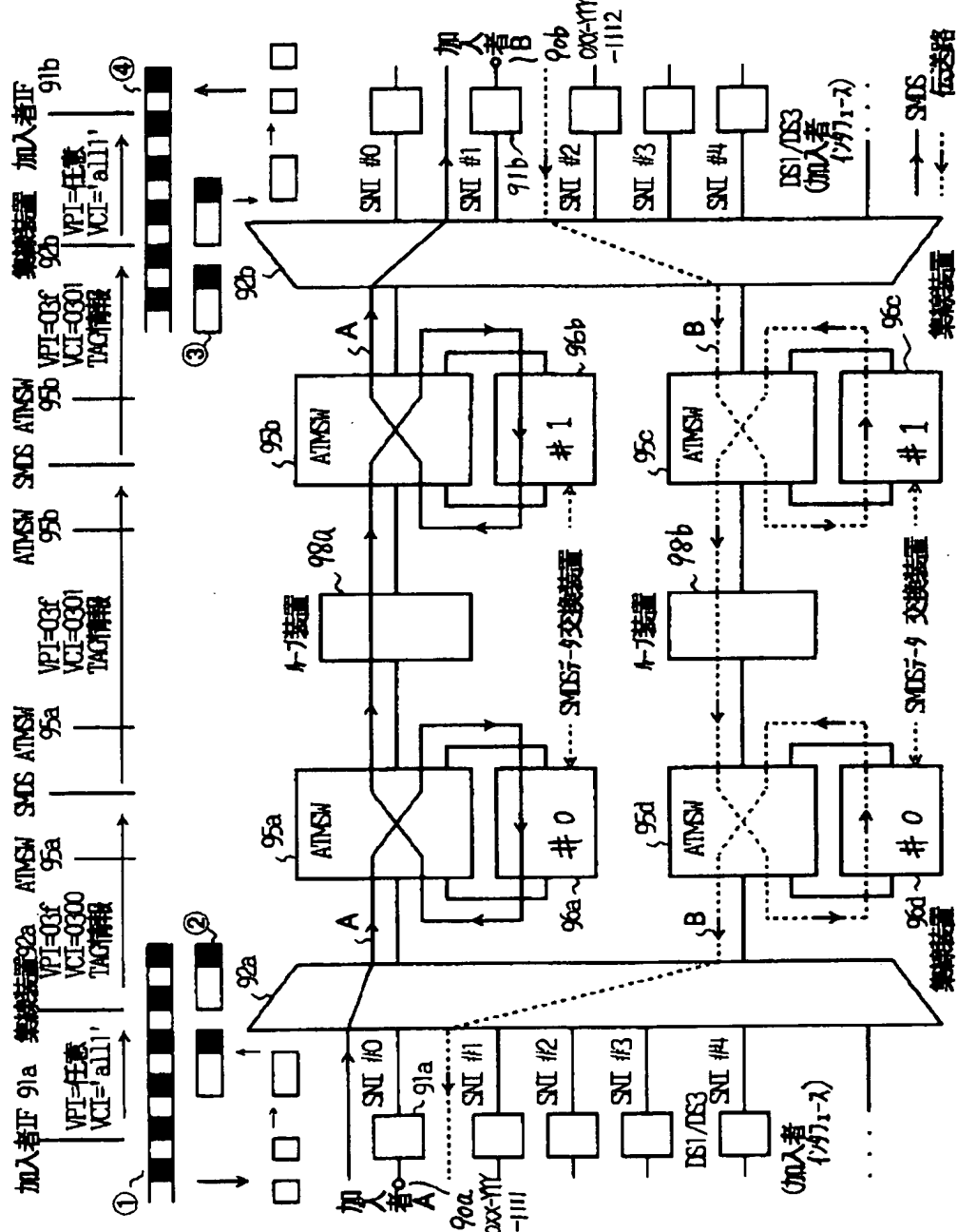
【図16】

A T M スケッチを介して S M D S サービスを提供する A T M 交換機の構成図



【図19】

図 1 6 に 示 す A T M 交 換 機 の  
構 成 を 展 開 し た 図



フロントページの続き

(72)発明者 曾我 浩  
神奈川県横浜市港北区新横浜 3 丁目 9 番 18  
号 富士通コミュニケーション・システム  
ズ株式会社内

(72)発明者 伊藤 一也  
神奈川県横浜市港北区新横浜 3 丁目 9 番 18  
号 富士通コミュニケーション・システム  
ズ株式会社内